

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2000年 5月11日

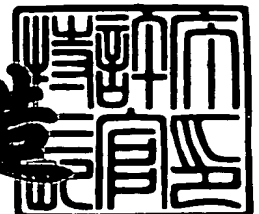
出 願 番 号  
Application Number: 特願2000-138364

出 願 人  
Applicant(s): ソニー株式会社

2001年 3月23日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3022591

【書類名】 特許願

【整理番号】 0000094109

【提出日】 平成12年 5月11日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 17/00

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 近藤 哲二郎

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 中屋 秀雄

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100082131

【弁理士】

【氏名又は名称】 稲本 義雄

【電話番号】 03-3369-6479

【手数料の表示】

【予納台帳番号】 032089

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

特 2 0 0 0 - 1 3 8 3 6 4

【包括委任状番号】 9708842

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ処理装置およびデータ処理方法、並びに記録媒体

【特許請求の範囲】

【請求項 1】 複数種類の入力装置からの情報データが受信可能なデータ処理装置であって、

前記複数種類の入力装置との間のインタフェースとして機能する入力インタフェース手段と、

前記入力インタフェース手段で受信される前記入力装置からの情報データに対して、共通の処理を施す入力共通処理手段と、

前記入力インタフェース手段で受信される前記入力装置からの情報データに対して、その入力装置の種類に対応した処理を施す入力対応処理手段とを備えることを特徴とするデータ処理装置。

【請求項 2】 前記入力インタフェース手段で情報データが受信される前記入力装置の種類を検出する入力装置検出手段をさらに備え、

前記入力共通処理手段および入力対応処理手段は、前記入力装置検出手段の検出結果に基づいて処理を行う

ことを特徴とする請求項 1 に記載のデータ処理装置。

【請求項 3】 前記入力インタフェース手段は、2 以上の前記入力装置それぞれとの間のインタフェースとして機能するものである

ことを特徴とする請求項 1 に記載のデータ処理装置。

【請求項 4】 複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段と、

前記出力インタフェース手段から前記出力装置に供給する情報データに対して、共通の処理を施す出力共通処理手段と、

前記出力インタフェース手段から前記出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理手段とをさらに備える

ことを特徴とする請求項 1 に記載のデータ処理装置。

【請求項 5】 前記出力インタフェース手段から情報データが供給される前

記出力装置の種類を検出する出力装置検出手段をさらに備え、

前記出力共通処理手段および出力対応処理手段は、前記出力装置検出手段の検出結果に基づいて処理を行う

ことを特徴とする請求項 4 に記載のデータ処理装置。

【請求項 6】 前記出力インタフェース手段は、2 以上の前記出力装置それぞれとの間のインタフェースとして機能するものである

ことを特徴とする請求項 4 に記載のデータ処理装置。

【請求項 7】 前記入力インタフェース手段および出力インタフェース手段は、同一のものである

ことを特徴とする請求項 4 に記載のデータ処理装置。

【請求項 8】 複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、共通の処理を施す蓄積共通処理手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理手段と

をさらに備える

ことを特徴とする請求項 1 に記載のデータ処理装置。

【請求項 9】 前記蓄積インタフェース手段との間で情報データがやりとりされる前記蓄積装置の種類を検出する蓄積装置検出手段をさらに備え、

前記蓄積共通処理手段および蓄積対応処理手段は、前記蓄積装置検出手段の検出結果に基づいて処理を行う

ことを特徴とする請求項 8 に記載のデータ処理装置。

【請求項 1 0】 前記蓄積インタフェース手段は、2 以上の前記蓄積装置それぞれとの間のインタフェースとして機能するものである

ことを特徴とする請求項 8 に記載のデータ処理装置。

【請求項 1 1】 前記入力インタフェース手段および蓄積インタフェース手

段は、同一のものである

ことを特徴とする請求項 8 に記載のデータ処理装置。

【請求項 1 2】 複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、共通の処理を施す蓄積共通処理手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理手段と

をさらに備える

ことを特徴とする請求項 4 に記載のデータ処理装置。

【請求項 1 3】 前記入力インタフェース手段、出力インタフェース手段、および蓄積インタフェース手段は、同一のものである

ことを特徴とする請求項 1 2 に記載のデータ処理装置。

【請求項 1 4】 複数種類の入力装置からの情報データが受信可能なデータ処理装置のデータ処理方法であって、

前記複数種類の入力装置との間のインタフェースとして機能する入力インタフェース手段で受信される前記入力装置からの情報データに対して、共通の処理を施す入力共通処理ステップと、

前記入力インタフェース手段で受信される前記入力装置からの情報データに対して、その入力装置の種類に対応した処理を施す入力対応処理ステップと

を備えることを特徴とするデータ処理方法。

【請求項 1 5】 複数種類の入力装置からの情報データを処理するデータ処理を、コンピュータに行わせるプログラムが記録されている記録媒体であって、

前記複数種類の入力装置との間のインタフェースとして機能する入力インタフェース手段で受信される前記入力装置からの情報データに対して、共通の処理を施す入力共通処理ステップと、

前記入力インタフェース手段で受信される前記入力装置からの情報データに対

して、その入力装置の種類に対応した処理を施す入力対応処理ステップと  
を備えるプログラムが記録されている  
ことを特徴とする記録媒体。

【請求項 1 6】 複数種類の出力装置に情報データの供給が可能なデータ処理装置であって、

前記複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段と、

前記出力インタフェース手段から前記出力装置に供給する情報データに対して、共通の処理を施す出力共通処理手段と、

前記出力インタフェース手段から前記出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理手段と  
を備えることを特徴とするデータ処理装置。

【請求項 1 7】 前記出力インタフェース手段から情報データが供給される前記出力装置の種類を検出する出力装置検出手段をさらに備え、

前記出力共通処理手段および出力対応処理手段は、前記出力装置検出手段の検出結果に基づいて処理を行う

ことを特徴とする請求項 1 6 に記載のデータ処理装置。

【請求項 1 8】 前記出力インタフェース手段は、2 以上の前記出力装置それぞれとの間のインタフェースとして機能するものである

ことを特徴とする請求項 1 6 に記載のデータ処理装置。

【請求項 1 9】 複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、共通の処理を施す蓄積共通処理手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理手段と  
をさらに備える

ことを特徴とする請求項 1 6 に記載のデータ処理装置。

【請求項 2 0】 前記蓄積インタフェース手段との間で情報データがやりとりされる前記蓄積装置の種類を検出する蓄積装置検出手段をさらに備え、

前記蓄積共通処理手段および蓄積対応処理手段は、前記蓄積装置検出手段の検出結果に基づいて処理を行う

ことを特徴とする請求項 1 9 に記載のデータ処理装置。

【請求項 2 1】 前記蓄積インタフェース手段は、2 以上の前記蓄積装置それぞれとの間のインタフェースとして機能するものである

ことを特徴とする請求項 1 9 に記載のデータ処理装置。

【請求項 2 2】 前記出力インタフェース手段および蓄積インタフェース手段は、同一のものである

ことを特徴とする請求項 1 9 に記載のデータ処理装置。

【請求項 2 3】 複数種類の出力装置に情報データの供給が可能なデータ処理装置のデータ処理方法であって、

前記複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段から前記出力装置に供給する情報データに対して、共通の処理を施す出力共通処理ステップと、

前記出力インタフェース手段から前記出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理ステップと

を備えることを特徴とするデータ処理方法。

【請求項 2 4】 複数種類の出力装置に供給する情報データを処理するデータ処理を、コンピュータに行わせるプログラムが記録されている記録媒体であって、

前記複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段から前記出力装置に供給する情報データに対して、共通の処理を施す出力共通処理ステップと、

前記出力インタフェース手段から前記出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理ステップと

を備えるプログラムが記録されている



ことを特徴とする記録媒体。

【請求項 2 5】 複数種類の蓄積装置との間で情報データのやりとりが可能なデータ処理装置であって、

前記複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、共通の処理を施す蓄積共通処理手段と、

前記蓄積装置から前記蓄積インタフェース手段に供給する情報データ、または前記蓄積インタフェース手段から前記蓄積装置に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理手段と

を備えることを特徴とするデータ処理装置。

【請求項 2 6】 前記蓄積インタフェース手段との間で情報データがやりとりされる前記蓄積装置の種類を検出する蓄積装置検出手段をさらに備え、

前記蓄積共通処理手段および蓄積対応処理手段は、前記蓄積装置検出手段の検出結果に基づいて処理を行う

ことを特徴とする請求項 2 5 に記載のデータ処理装置。

【請求項 2 7】 前記蓄積インタフェース手段は、2 以上の前記蓄積装置それぞれとの間のインタフェースとして機能するものである

ことを特徴とする請求項 2 5 に記載のデータ処理装置。

【請求項 2 8】 複数種類の蓄積装置との間で情報データのやりとりが可能なデータ処理装置のデータ処理方法であって、

前記複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から前記蓄積装置に供給する情報データ、または前記蓄積装置から前記蓄積インタフェース手段に供給する情報データに対して、共通の処理を施す蓄積共通処理ステップと、

前記複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から前記蓄積装置に供給する情報データ、または前記蓄積装置から前記蓄積インタフェース手段に供給する情報データに対して、その蓄積装置の種類

に対応した処理を施す蓄積対応処理ステップと

を備えることを特徴とするデータ処理方法。

【請求項 2 9】 複数種類の蓄積装置との間でやりとりされる情報データを処理するデータ処理を、コンピュータに行わせるプログラムが記録されている記録媒体であって、

前記複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から前記蓄積装置に供給する情報データ、または前記蓄積装置から前記蓄積インタフェース手段に供給する情報データに対して、共通の処理を施す蓄積共通処理ステップと、

前記複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から前記蓄積装置に供給する情報データ、または前記蓄積装置から前記蓄積インタフェース手段に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理ステップと

を備えるプログラムが記録されている

ことを特徴とする記録媒体。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、データ処理装置およびデータ処理方法、並びに記録媒体に関し、特に、各種の入力デバイスや、出力デバイス、蓄積デバイスのデータに対して、適切な処理を施すことができるようにするデータ処理装置およびデータ処理方法、並びに記録媒体に関する。

【0 0 0 2】

【従来の技術】

例えば、画像を出力（表示）する出力デバイスとしては、C R T (Cathod Ray Tube) モニタや、液晶モニタ等の種類がある。また、例えば、C R T モニタであっても、N T S C (National Television System Committee) 方式や P A L (Phase Alternation by Line) 方式等の種類がある。

【0 0 0 3】

【発明が解決しようとする課題】

ところで、従来においては、例えば、NTSC方式のCRTモニタを有しているユーザが、PAL方式のテレビジョン放送を視聴するには、PAL方式のCRTモニタを、新規に購入しなければならなかった。

【0004】

即ち、仮に、PAL方式のCRTモニタが、ユーザが有するNTSC方式のCRTモニタに対して、走査方式だけが異なり、他の機能については同一のものであっても、ユーザは、PAL方式のテレビジョン放送を視聴するのに、CRTモニタ全体を買い換えなければならなかった。

【0005】

従って、ユーザの経済的負担が大である課題があった。

【0006】

ここで、一般に、CRTモニタ等のデバイスは、そのデバイスに固有の部分、幾つかのデバイスにおいて共通に行うことのできる処理（以下、適宜、共通処理という）を行う部分、そのデバイスに対応した処理（以下、適宜、対応処理という）を行う部分の3つの部分に大きく分けることができる。

【0007】

デバイスに固有の部分とは、デバイスが、そのデバイスであるための部分で、例えば、CRTモニタについていえば、CRT（陰極線管）や、偏向回路などが相当し、例えば、液晶モニタについていえば、液晶パネルなどが相当する。また、共通処理を行う部分とは、例えば、NTSC方式のCRTモニタおよび液晶モニタについていえば、NTSC方式のテレビジョン放送信号を、R(Red), G(Green), B(Blue)の各成分に変換するNTSCデコード処理を行う部分などが相当する。さらに、対応処理を行う部分とは、例えば、CRTモニタについていえば、そのCRTモニタのCRTに対応した周波数特性に画像信号を補正する処理を行う部分などが相当し、例えば、液晶モニタについていえば、その液晶モニタの液晶パネルに対応した周波数特性に画像信号を補正する処理を行う部分などが相当する。

【0008】

従って、共通処理は、デバイスに依存せずに行うことができる処理であるとい  
うことができ、また、対応処理は、デバイスに依存して、その処理内容が異なる  
処理であるといえることができる。

【 0 0 0 9 】

上述のように、従来においては、走査方式が変わると、C R T モニタ全体を買  
い換えなければならず、無駄である。従って、将来は、固有の部分だけを有する  
デバイスと、共通処理および対応処理を行うデータ処理装置とが、別個に販売さ  
れるような商品形態が予想されるが、そのような商品形態を前提とした場合に、  
デバイスごとに、別に、データ処理装置が必要となるのでは、不便である。

【 0 0 1 0 】

本発明は、このような状況に鑑みてなされたものであり、各種のデバイスに対  
して適切な処理を施すことができるようにするものである。

【 0 0 1 1 】

【課題を解決するための手段】

本発明の第 1 のデータ処理装置は、複数種類の入力装置との間のインタフェー  
スとして機能する入力インタフェース手段と、入力インタフェース手段で受信さ  
れる入力装置からの情報データに対して、共通の処理を施す入力共通処理手段と  
、入力インタフェース手段で受信される入力装置からの情報データに対して、そ  
の入力装置の種類に対応した処理を施す入力対応処理手段とを備えることを特徴  
とする。

【 0 0 1 2 】

この第 1 のデータ処理装置には、入力インタフェース手段で情報データが受信  
される入力装置の種類を検出する入力装置検出手段をさらに設けることができ、  
入力共通処理手段および入力対応処理手段には、入力装置検出手段の検出結果に  
基づいて処理を行わせることができる。

【 0 0 1 3 】

第 1 のデータ処理装置において、入力インタフェース手段は、2 以上の入力装  
置それぞれとの間のインタフェースとして機能するものとすることができる。

【 0 0 1 4 】

第 1 のデータ処理装置には、複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段と、出力インタフェース手段から出力装置に供給する情報データに対して、共通の処理を施す出力共通処理手段と、出力インタフェース手段から出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理手段とをさらに設けることができる。

【 0 0 1 5 】

また、第 1 のデータ処理装置には、出力インタフェース手段から情報データが供給される出力装置の種類を検出する出力装置検出手段をさらに設けることができ、この場合、出力共通処理手段および出力対応処理手段には、出力装置検出手段の検出結果に基づいて処理を行わせることができる。

【 0 0 1 6 】

第 1 のデータ処理装置において、出力インタフェース手段は、2 以上の出力装置それぞれとの間のインタフェースとして機能するものとすることができる。

【 0 0 1 7 】

第 1 のデータ処理装置において、入力インタフェース手段および出力インタフェース手段は、同一のものとすることができる。

【 0 0 1 8 】

第 1 のデータ処理装置には、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段と、蓄積装置から蓄積インタフェース手段に供給する情報データ、または蓄積インタフェース手段から蓄積装置に供給する情報データに対して、共通の処理を施す蓄積共通処理手段と、蓄積装置から蓄積インタフェース手段に供給する情報データ、または蓄積インタフェース手段から蓄積装置に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理手段とをさらに設けることができる。

【 0 0 1 9 】

また、第 1 のデータ処理装置には、蓄積インタフェース手段との間で情報データがやりとりされる蓄積装置の種類を検出する蓄積装置検出手段をさらに設けることができ、この場合、蓄積共通処理手段および蓄積対応処理手段には、蓄積装置検出手段の検出結果に基づいて処理を行わせることができる。

【 0 0 2 0 】

第 1 のデータ処理装置において、蓄積インタフェース手段は、2 以上の蓄積装置それぞれとの間のインタフェースとして機能するものとすることができる。

【 0 0 2 1 】

第 1 のデータ処理装置において、入力インタフェース手段および蓄積インタフェース手段は、同一のものとすることができる。

【 0 0 2 2 】

第 1 のデータ処理装置において、入力インタフェース手段、出力インタフェース手段、および蓄積インタフェース手段は、同一のものとすることができる。

【 0 0 2 3 】

本発明の第 1 のデータ処理方法は、複数種類の入力装置との間のインタフェースとして機能する入力インタフェース手段で受信される入力装置からの情報データに対して、共通の処理を施す入力共通処理ステップと、入力インタフェース手段で受信される入力装置からの情報データに対して、その入力装置の種類に対応した処理を施す入力対応処理ステップとを備えることを特徴とする。

【 0 0 2 4 】

本発明の第 1 の記録媒体は、複数種類の入力装置との間のインタフェースとして機能する入力インタフェース手段で受信される入力装置からの情報データに対して、共通の処理を施す入力共通処理ステップと、入力インタフェース手段で受信される入力装置からの情報データに対して、その入力装置の種類に対応した処理を施す入力対応処理ステップとを備えるプログラムが記録されていることを特徴とする。

【 0 0 2 5 】

本発明の第 2 のデータ処理装置は、複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段と、出力インタフェース手段から出力装置に供給する情報データに対して、共通の処理を施す出力共通処理手段と、出力インタフェース手段から出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理手段とを備えることを特徴とする。

【 0 0 2 6 】

この第 2 のデータ処理装置には、出力インタフェース手段から情報データが供給される出力装置の種類を検出する出力装置検出手段をさらに設けることができ、この場合、出力共通処理手段および出力対応処理手段には、出力装置検出手段の検出結果に基づいて処理を行わせることができる。

【 0 0 2 7 】

第 2 のデータ処理装置において、出力インタフェース手段は、2 以上の出力装置それぞれとの間のインタフェースとして機能するものとすることができる。

【 0 0 2 8 】

第 2 のデータ処理装置には、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段と、蓄積装置から蓄積インタフェース手段に供給する情報データ、または蓄積インタフェース手段から蓄積装置に供給する情報データに対して、共通の処理を施す蓄積共通処理手段と、蓄積装置から蓄積インタフェース手段に供給する情報データ、または蓄積インタフェース手段から蓄積装置に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理手段とをさらに設けることができる。

【 0 0 2 9 】

また、第 2 のデータ処理装置には、蓄積インタフェース手段との間で情報データがやりとりされる蓄積装置の種類を検出する蓄積装置検出手段をさらに設けることができ、この場合、蓄積共通処理手段および蓄積対応処理手段には、蓄積装置検出手段の検出結果に基づいて処理を行わせることができる。

【 0 0 3 0 】

第 2 のデータ処理装置において、蓄積インタフェース手段は、2 以上の蓄積装置それぞれとの間のインタフェースとして機能するものとすることができる。

【 0 0 3 1 】

第 2 のデータ処理装置において、出力インタフェース手段および蓄積インタフェース手段は、同一のものとすることができる。

【 0 0 3 2 】

本発明の第 2 のデータ処理方法は、複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段から出力装置に供給する情報データに

対して、共通の処理を施す出力共通処理ステップと、出力インタフェース手段から出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理ステップとを備えることを特徴とする。

【 0 0 3 3 】

本発明の第 2 の記録媒体は、複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段から出力装置に供給する情報データに対して、共通の処理を施す出力共通処理ステップと、出力インタフェース手段から出力装置に出力する情報データに対して、その出力装置の種類に対応した処理を施す出力対応処理ステップとを備えるプログラムが記録されていることを特徴とする。

【 0 0 3 4 】

本発明の第 3 のデータ処理装置は、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段と、蓄積装置から蓄積インタフェース手段に供給する情報データ、または蓄積インタフェース手段から蓄積装置に供給する情報データに対して、共通の処理を施す蓄積共通処理手段と、蓄積装置から蓄積インタフェース手段に供給する情報データ、または蓄積インタフェース手段から蓄積装置に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理手段とを備えることを特徴とする。

【 0 0 3 5 】

この第 3 のデータ処理装置には、蓄積インタフェース手段との間で情報データがやりとりされる蓄積装置の種類を検出する蓄積装置検出手段をさらに設けることができ、この場合、蓄積共通処理手段および蓄積対応処理手段には、蓄積装置検出手段の検出結果に基づいて処理を行わせることができる。

【 0 0 3 6 】

第 3 のデータ処理装置において、蓄積インタフェース手段は、2 以上の蓄積装置それぞれとの間のインタフェースとして機能するものとすることができる。

【 0 0 3 7 】

本発明の第 3 のデータ処理方法は、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から蓄積装置に供給する情報データ、



または蓄積装置から蓄積インタフェース手段に供給する情報データに対して、共通の処理を施す蓄積共通処理ステップと、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から蓄積装置に供給する情報データ、または蓄積装置から蓄積インタフェース手段に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理ステップとを備えることを特徴とする。

## 【 0 0 3 8 】

本発明の第3の記録媒体は、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から蓄積装置に供給する情報データ、または蓄積装置から蓄積インタフェース手段に供給する情報データに対して、共通の処理を施す蓄積共通処理ステップと、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から蓄積装置に供給する情報データ、または蓄積装置から蓄積インタフェース手段に供給する情報データに対して、その蓄積装置の種類に対応した処理を施す蓄積対応処理ステップとを備えるプログラムが記録されていることを特徴とする。

## 【 0 0 3 9 】

本発明の第1のデータ処理装置およびデータ処理方法、並びに記録媒体においては、複数種類の入力装置との間のインタフェースとして機能する入力インタフェース手段で受信される入力装置からの情報データに対して、共通の処理が施されるとともに、その入力装置の種類に対応した処理が施される。

## 【 0 0 4 0 】

本発明の第2のデータ処理装置およびデータ処理方法、並びに記録媒体においては、複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段から出力装置に供給する情報データに対して、共通の処理が施されるとともに、その出力装置の種類に対応した処理が施される。

## 【 0 0 4 1 】

本発明の第3のデータ処理装置およびデータ処理方法、並びに記録媒体においては、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から蓄積装置に供給する情報データ、または蓄積装置から蓄積インタ

フェース手段に供給する情報データに対して、共通の処理が施されるとともに、その蓄積装置の種類に対応した処理が施される。

【 0 0 4 2 】

【発明の実施の形態】

図 1 は、本発明を適用したデータ処理システム（システムとは、複数の装置が論理的に集合した物をいい、各構成の装置が同一筐体中にあるか否かは問わない）の一実施の形態の構成例を示している。

【 0 0 4 3 】

統合処理ボックス 1 は、複数（図 1 の実施の形態では、K 個）の入力デバイス  $1\ 1_1$  乃至  $1\ 1_K$  の接続が可能な複数の端子  $2_1$  乃至  $2_K$ 、複数（図 1 の実施の形態では、M 個）の出力デバイス  $1\ 2_1$  乃至  $1\ 2_M$  の接続が可能な複数の端子  $3_1$  乃至  $3_M$ 、および複数（図 1 の実施の形態では、N 個）の蓄積デバイス  $1\ 3_1$  乃至  $1\ 3_N$  の接続が可能な複数の端子  $4_1$  乃至  $4_N$  を有している。

【 0 0 4 4 】

そして、統合処理ボックス 1 は、入力デバイス  $1\ 1_k$  ( $k = 1, 2, \dots, K$ ) から入力されるデータ、出力デバイス  $1\ 2_m$  ( $m = 1, 2, \dots, M$ ) に出力するデータ、蓄積デバイス  $1\ 3_n$  ( $n = 1, 2, \dots, N$ ) に書き込むデータ、および蓄積デバイス  $1\ 3_n$  から読み出されたデータに対して、共通処理や対応処理を施すようになっている。

【 0 0 4 5 】

入力デバイス  $1\ 1_k$  は、データの入力を行うことができるデバイスで、例えば、ビデオカメラや、デジタルカメラ、イメージスキャナ等である。また、出力デバイス  $1\ 2_m$  は、データを、人が認識することのできる形で出力することができるデバイスで、例えば、CRT モニタや、液晶モニタ、プロジェクタ、プリンタ等である。さらに、蓄積デバイス  $1\ 3_n$  は、データを蓄積しておくことができるデバイスで、例えば、DVD (Digital Versatile Disc) プレーヤや、VCR (Video Cassette Recorder) 等である。

【 0 0 4 6 】

従来のデバイスは、前述したように、そのデバイスに固有の部分、共通処理を

行う部分、対応処理を行う部分の3つの部分に大きく分けることができるが、統合処理ボックス1は、その3つの部分が行う処理のうちの、共通処理および対応処理を行うから、統合処理ボックス1に接続される入力デバイス11<sub>k</sub>や、出力デバイス12<sub>m</sub>、蓄積デバイス13<sub>n</sub>には、共通処理を行う部分、および対応処理を行う部分は不要である。即ち、統合処理ボックス1に接続される入力デバイス11<sub>k</sub>や、出力デバイス12<sub>m</sub>、蓄積デバイス13<sub>n</sub>は、そのデバイスに固有の部分だけで構成することができる。

## 【0047】

但し、統合処理ボックス1に接続される入力デバイス11<sub>k</sub>や、出力デバイス12<sub>m</sub>、蓄積デバイス13<sub>n</sub>は、従来のデバイスのように、そのデバイスに固有の部分、共通処理を行う部分、対応処理を行う部分の3つの部分を有するものであってもかまわない。即ち、統合処理ボックス1には、そのデバイスに固有の部分だけで構成されるデバイスだけでなく、従来のデバイスも接続することができる。

## 【0048】

ここで、以下、適宜、そのデバイスに固有の部分だけで構成されるデバイスを、対応デバイスといい、従来のデバイスと同様に、そのデバイスに固有の部分、共通処理を行う部分、対応処理を行う部分の3つの部分を有するデバイスを、非対応デバイスという。

## 【0049】

リモートコマンド（以下、適宜、リモコンという）5は、統合処理ボックス1に対して、各種の指示を与えるときに、ユーザによって操作される。リモコン5は、ユーザの操作に対応した操作信号を、例えば、赤外線で出射し、統合処理ボックス1は、その赤外線を受信することで、ユーザの指示を認識する。

## 【0050】

なお、図1の実施の形態では、入力デバイス11<sub>k</sub>、出力デバイス12<sub>m</sub>、および蓄積デバイス13<sub>n</sub>は、いずれも、有線で、統合処理ボックス1と接続されているが、入力デバイス11<sub>k</sub>、出力デバイス12<sub>m</sub>、蓄積デバイス13<sub>n</sub>それぞれと、統合処理ボックス1とのデータのやりとりは、その他、電波や赤外線等の無

線で行うことが可能である。

【 0 0 5 1 】

また、以下においては、説明を簡単にするために、統合処理ボックス 1 において処理の対象とするデータを、例えば、画像データとする。

【 0 0 5 2 】

次に、図 2 は、図 1 の統合処理ボックス 1 の構成例を示している。

【 0 0 5 3 】

セレクタ 2 1 は、入力デバイス 1 1<sub>k</sub> との間のインタフェースとして機能し、端子 2<sub>1</sub> 乃至 2<sub>k</sub> に接続された入力デバイス 1 1<sub>1</sub> 乃至 1 1<sub>k</sub> からの画像データを受信し、例えば、制御部 3 0 からの制御にしたがって、そのうちのいずれかの画像データを選択して、統合処理部 2 7 に供給する。また、セレクタ 2 1 は、入力検出部 2 2 を内蔵しており、入力検出部 2 2 は、端子 2<sub>1</sub> 乃至 2<sub>k</sub> に接続されている入力デバイス 1 1<sub>1</sub> 乃至 1 1<sub>k</sub> それぞれの種類を検出し、制御部 3 0 に供給する。

【 0 0 5 4 】

なお、端子 2<sub>k</sub> に接続されている入力デバイス 1 1<sub>k</sub> の種類は、例えば、入力検出部 2 2 と、端子 2<sub>k</sub> に接続されている入力デバイス 1 1<sub>k</sub> との間で通信を行うことにより検出することが可能である。また、端子 2<sub>1</sub> 乃至 2<sub>k</sub> それぞれに接続可能な入力デバイスをあらかじめ設定しておくことにより、端子 2<sub>k</sub> に接続されている入力デバイス 1 1<sub>k</sub> の種類を検出することも可能である。さらに、端子 2<sub>k</sub> に接続されている入力デバイス 1 1<sub>k</sub> の種類は、例えば、ユーザにリモコン 5 を操作して入力してもらうことにより検出することも可能である。後述する出力検出部 2 4 と蓄積検出部 2 6 でも、同様にして、端子 3<sub>m</sub> に接続されている出力デバイス 1 2<sub>m</sub> の種類と、端子 4<sub>n</sub> に接続されている蓄積デバイス 1 3<sub>n</sub> の種類を、それぞれ検出することが可能である。

【 0 0 5 5 】

セレクタ 2 3 は、出力デバイス 1 2<sub>m</sub> との間のインタフェースとして機能し、端子 3<sub>1</sub> 乃至 3<sub>M</sub> に接続された出力デバイス 1 2<sub>1</sub> 乃至 1 2<sub>M</sub> のうちのいずれかを、例えば、制御部 3 0 からの制御にしたがって選択し、統合処理部 2 7 から供給される画像データを、選択した出力デバイスに供給する。また、セレクタ 2 3 は、

出力検出部 2 4 を内蔵しており、出力検出部 2 4 は、端子  $3_1$  乃至  $3_M$  に接続されている出力デバイス  $1_2_1$  乃至  $1_2_M$  それぞれの種類を検出し、制御部 3 0 に供給する。

## 【 0 0 5 6 】

セクタ 2 5 は、蓄積デバイス  $1_3_n$  との間のインタフェースとして機能し、端子  $4_1$  乃至  $4_N$  に接続された蓄積デバイス  $1_3_1$  乃至  $1_3_N$  のうちのいずれかを、例えば、制御部 3 0 からの制御信号にしたがって選択し、統合処理部 2 7 から供給される画像データを、選択した蓄積デバイスに供給して記録させる。また、セクタ 2 5 は、選択した蓄積デバイスから読み出されて供給された画像データを、統合処理部 2 7 に供給する。さらに、セクタ 2 5 は、蓄積検出部 2 6 を内蔵しており、蓄積検出部 2 6 は、端子  $4_1$  乃至  $4_N$  に接続されている蓄積デバイス  $1_3_1$  乃至  $1_3_N$  それぞれの種類を検出し、制御部 3 0 に供給する。

## 【 0 0 5 7 】

なお、図 2 の実施の形態では、入力デバイス  $1_1_k$  との間のインタフェースとしてのセクタ 2 1、出力デバイス  $1_2_m$  との間のインタフェースとしてのセクタ 2 3、蓄積デバイス  $1_3_n$  との間のインタフェースとしてのセクタ 2 5 を、それぞれ別に設けるようにしたが、これらのインタフェースとして機能するセクタは、入力デバイス  $1_1_k$ 、出力デバイス  $1_2_m$ 、および蓄積デバイス  $1_3_n$  で共通とすることが可能である。即ち、図 2 の実施の形態では、3 つのセクタ 2 1、2 3、2 5 を設けているが、セクタは 1 つだけ設けるようにし、その 1 つのセクタに、入力デバイス  $1_1_k$ 、出力デバイス  $1_2_m$ 、および蓄積デバイス  $1_3_n$  のいずれをも接続することができるようになることが可能である。

## 【 0 0 5 8 】

統合処理部 2 7 は、対応処理を行う 1 以上の対応処理部からなる対応処理部群 2 8 と、共通処理を行う 1 以上の共通処理部からなる共通処理部群 2 9 とから構成される。対応処理部群 2 8 は、制御部 3 0 からの制御にしたがって、セクタ 2 1 や 2 5 から供給される画像データや、セクタ 2 3 や 2 5 に出力する画像データに対して、対応処理を施す。また、共通処理部群 2 9 は、制御部 3 0 からの制御にしたがって、セクタ 2 1 や 2 5 から供給される画像データや、セクタ

2 3 や 2 5 に出力する画像データに対して、共通処理を施す。

【 0 0 5 9 】

制御部 3 0 は、入力検出部 2 2 からの入力デバイス  $1\ 1_1$  乃至  $1\ 1_K$  の種類の検出結果、出力検出部 2 4 からの出力デバイス  $1\ 2_1$  乃至  $1\ 2_M$  の種類の検出結果、蓄積検出部 2 6 からの蓄積デバイス  $1\ 3_1$  乃至  $1\ 3_N$  の種類の検出結果、リモコン 5 からの信号等に基づいて、セレクタ 2 1, 2 3、および 2 5、並びに統合処理部 2 7 を制御する。また、制御部 3 0 は、通信部 3 1 から、インターネット等の所定のネットワークを介して送信されてくるデータを受信し、所定の処理を行う。

【 0 0 6 0 】

通信部 3 1 は、例えば、モデムや、ターミナルアダプタ、ネットワークインタフェースカード等で構成され、図示せぬサーバからネットワークを介して送信されてくるデータを受信し、制御部 3 0 に供給する。即ち、通信部 3 1 は、例えば、制御部 3 0 からの制御に応じて、統合処理部 2 7 における処理に必要なデータ（例えば、後述する予測係数など）を、ネットワークを介して、サーバに要求する。サーバは、要求のあったデータを記憶している場合、そのデータを、ネットワークを介して、通信部 3 1 に供給する。通信部 3 1 は、このようにして、サーバから送信されてくるデータを受信し、制御部 3 0 に供給する。

【 0 0 6 1 】

なお、制御部 3 0 は、上述のようにして、通信部 3 1 からデータを受信した場合、そのデータによって、既にあるデータをバージョンアップする。

【 0 0 6 2 】

次に、統合処理部 2 7 において行われる対応処理と共通処理について説明する。

【 0 0 6 3 】

共通処理は、デバイスに依存しない、複数のデバイスで共通に行うことができる処理であり、例えば、画像データの入力デバイスについては、図 3 に示すような、NR (Noise Reduction) 処理（ノイズ除去処理）や、NTSC エンコード処理、MPEG エンコード処理などが、共通処理となる。

## 【 0 0 6 4 】

また、例えば、画像データの出力デバイスについては、図4に示すように、N R処理や、N T S Cデコード処理、M P E Gデコード処理などが、共通処理となり、例えば、画像データの蓄積デバイスについては、図5に示すように、圧縮／復号処理で用いられるハフマン符号化／復号や、D C T (Discrete Cosine Transform)／逆D C T処理などが、共通処理となる。

## 【 0 0 6 5 】

一方、対応処理は、前述のように、デバイスに依存する処理、即ち、デバイスによって内容が異なる処理で、画像データの入力デバイスについては、例えば、図6に示すように、周波数ボリューム処理や、時空間処理、画素変換処理などが、対応処理となる。また、画像データの出力デバイスについても、例えば、図7に示すように、D R Cボリューム処理や、時空間処理、画素変換処理などが、対応処理となる。

## 【 0 0 6 6 】

ここで、周波数ボリューム処理とは、画像の周波数特性を変更し、解像度の変換等を行う処理を意味し、「ボリューム」は、その周波数特性が調整可能であることを意味する。従って、周波数ボリューム処理とは、画像の周波数特性を変更する処理であって、どのような周波数特性にするかが調整可能な処理を意味する。また、時空間処理とは、時間または空間方向の画素数を変更する処理を意味し、画素変換処理とは、画素のアスペクト比を変更する処理を意味する。

## 【 0 0 6 7 】

例えば、画像を、出力デバイスとしてのC R Tまたは液晶パネルに表示する場合には、その画像は、C R Tまたは液晶パネルという出力デバイスの特性に合致した周波数特性であるのが望ましい。また、画像を、C R Tに表示する場合には、そのC R TがN T S C方式のものであるか、またはP A L方式のものであるかによって、画像のフレーム（フィールド）レートを変える必要がある。あるいは、また、C R TがN T S C方式のものであるか、またはコンピュータ用のものであるかによって、画素のアスペクト比を変える必要がある。従って、周波数特性を変える周波数ボリューム処理、時空間の解像度を変える時空間処理、画素のア

スペクト比を変更する画素変換処理は、いずれもデバイスに依存するから、上述のように、対応処理となる。

【0068】

画像の蓄積デバイスについては、例えば、図8に示すように、圧縮／復号処理で用いられる量子化／逆量子化処理や、量子化処理の前または後に、量子化ノイズを抑制するのに行われるフィルタリング等である前処理または後処理などが、対応処理となる。即ち、例えば、量子化／逆量子化処理は、蓄積デバイスの記録容量が大であれば、画質の観点から、ある程度細かい量子化ステップで行うのが望ましいし、逆に、蓄積デバイスの記録容量が小であれば、画質を犠牲にしても、画像のすべてを記録することができるように、ある程度粗い量子化ステップで行うのが望ましい。従って、量子化処理／逆量子化処理は、蓄積デバイスに依存するから、上述のように、対応処理となる。

【0069】

次に、図2の対応処理部群28は、上述したような、周波数ボリューム処理や、画素変換処理、時空間処理等の対応処理を行うが、これらの対応処理は、本件出願人が先に提案したクラス分類適応処理によって行うことが可能である。そこで、クラス分類適応処理について説明する。

【0070】

クラス分類適応処理は、クラス分類処理と適応処理とからなり、クラス分類処理によって、データを、その性質に基づいてクラス分けし、各クラスごとに適応処理を施すものであり、適応処理は、以下のような手法のものである。

【0071】

即ち、適応処理では、例えば、標準解像度または低解像度の画像（SD画像）を構成する画素（以下、適宜、SD画素という）と、所定の予測係数との線形結合により、そのSD画像の解像度を向上させた画素数の多い高解像度の画像（HD画像）の画素の予測値を求めることで、そのSD画像の解像度を向上させた画像が得られる。

【0072】

具体的には、例えば、いま、あるHD画像を教師データとするとともに、その



HD画像の解像度を劣化させたSD画像を生徒データとして、HD画像を構成する画素（以下、適宜、HD画素という）の画素値 $y$ の予測値 $E[y]$ を、幾つかのSD画素（SD画像を構成する画素）の画素値 $x_1, x_2, \dots$ の集合と、所定の予測係数 $w_1, w_2, \dots$ の線形結合により規定される線形1次結合モデルにより求めることを考える。この場合、予測値 $E[y]$ は、次式で表すことができる。

【0073】

$$E[y] = w_1 x_1 + w_2 x_2 + \dots \quad \dots (1)$$

【0074】

式(1)を一般化するために、予測係数 $w_j$ の集合でなる行列 $W$ 、生徒データ $x_{ij}$ の集合でなる行列 $X$ 、および予測値 $E[y_j]$ の集合でなる行列 $Y'$ を、

【数1】

$$X = \begin{pmatrix} x_{11} & x_{12} & \dots & x_{1J} \\ x_{21} & x_{22} & \dots & x_{2J} \\ \dots & \dots & \dots & \dots \\ x_{I1} & x_{I2} & \dots & x_{IJ} \end{pmatrix}$$

$$W = \begin{pmatrix} w_1 \\ w_2 \\ \dots \\ w_J \end{pmatrix}, Y' = \begin{pmatrix} E[y_1] \\ E[y_2] \\ \dots \\ E[y_J] \end{pmatrix}$$

で定義すると、次のような観測方程式が成立する。

【0075】

$$XW = Y' \quad \dots (2)$$

ここで、行列 $X$ の成分 $x_{ij}$ は、 $i$ 件目の生徒データの集合（ $i$ 件目の教師データ $y_i$ の予測に用いる生徒データの集合）の中の $j$ 番目の生徒データを意味し、行列 $W$ の成分 $w_j$ は、生徒データの集合の中の $j$ 番目の生徒データとの積が演算される予測係数を表す。また、 $y_i$ は、 $i$ 件目の教師データを表し、従って、 $E[y_i]$ は、 $i$ 件目の教師データの予測値を表す。なお、式(1)の左辺における

$y$  は、行列  $Y$  の成分  $y_i$  のサフィックス  $i$  を省略したものであり、また、式 (1) の右辺における  $x_1, x_2, \dots$  も、行列  $X$  の成分  $x_{ij}$  のサフィックス  $i$  を省略したものである。

【0076】

そして、この観測方程式に最小自乗法を適用して、HD画素の画素値  $y$  に近い予測値  $E[y]$  を求めることを考える。この場合、教師データとなるHD画素の真の画素値  $y$  の集合でなる行列  $Y$ 、およびHD画素の画素値  $y$  に対する予測値  $E[y]$  の残差  $e$  の集合でなる行列  $E$  を、

【数2】

$$E = \begin{bmatrix} e_1 \\ e_2 \\ \dots \\ e_l \end{bmatrix}, Y = \begin{bmatrix} y_1 \\ y_2 \\ \dots \\ y_l \end{bmatrix}$$

で定義すると、式 (2) から、次のような残差方程式が成立する。

【0077】

$$XW = Y + E$$

... (3)

【0078】

この場合、HD画素の画素値  $y$  に近い予測値  $E[y]$  を求めるための予測係数  $w_j$  は、自乗誤差

【数3】

$$\sum_{i=1}^l e_i^2$$

を最小にすることで求めることができる。

【0079】

従って、上述の自乗誤差を予測係数  $w_j$  で微分したものが0になる場合、即ち、次式を満たす予測係数  $w_j$  が、HD画素の画素値  $y$  に近い予測値  $E[y]$  を求めるため最適値ということになる。

【0080】

【数4】

$$e_1 \frac{\partial e_1}{\partial w_j} + e_2 \frac{\partial e_2}{\partial w_j} + \dots + e_I \frac{\partial e_I}{\partial w_j} = 0 \quad (j=1,2,\dots,J)$$

... (4)

【0081】

そこで、まず、式(3)を、予測係数 $w_j$ で微分することにより、次式が成立する。

【0082】

【数5】

$$\frac{\partial e_i}{\partial w_1} = x_{i1}, \quad \frac{\partial e_i}{\partial w_2} = x_{i2}, \quad \dots, \quad \frac{\partial e_i}{\partial w_J} = x_{iJ}, \quad (i=1,2,\dots,I)$$

... (5)

【0083】

式(4)および(5)より、式(6)が得られる。

【0084】

【数6】

$$\sum_{i=1}^I e_i x_{i1} = 0, \quad \sum_{i=1}^I e_i x_{i2} = 0, \quad \dots, \quad \sum_{i=1}^I e_i x_{iJ} = 0$$

... (6)

【0085】

さらに、式(3)の残差方程式における生徒データ $x_{ij}$ 、予測係数 $w_j$ 、教師データ $y_i$ 、および残差 $e_i$ の関係を考慮すると、式(6)から、次のような正規方程式を得ることができる。

【0086】

【数 7】

$$\left\{ \begin{array}{l} (\sum_{i=1}^I x_{i1} x_{i1}) w_1 + (\sum_{i=1}^I x_{i1} x_{i2}) w_2 + \cdots + (\sum_{i=1}^I x_{i1} x_{iJ}) w_J = (\sum_{i=1}^I x_{i1} y_i) \\ (\sum_{i=1}^I x_{i2} x_{i1}) w_1 + (\sum_{i=1}^I x_{i2} x_{i2}) w_2 + \cdots + (\sum_{i=1}^I x_{i2} x_{iJ}) w_J = (\sum_{i=1}^I x_{i2} y_i) \\ \cdots \\ (\sum_{i=1}^I x_{iJ} x_{i1}) w_1 + (\sum_{i=1}^I x_{iJ} x_{i2}) w_2 + \cdots + (\sum_{i=1}^I x_{iJ} x_{iJ}) w_J = (\sum_{i=1}^I x_{iJ} y_i) \end{array} \right. \quad \cdots (7)$$

【 0 0 8 7】

なお、式（7）に示した正規方程式は、行列（共分散行列）Aおよびベクトル v を、

【数8】

$$A = \begin{pmatrix} \sum_{i=1}^I x_{i1}x_{i1} & \sum_{i=1}^I x_{i1}x_{i2} & \cdots & \sum_{i=1}^I x_{i1}x_{iJ} \\ \sum_{i=1}^I x_{i2}x_{i1} & \sum_{i=1}^I x_{i2}x_{i2} & \cdots & \sum_{i=1}^I x_{i2}x_{iJ} \\ \vdots & \vdots & \ddots & \vdots \\ \sum_{i=1}^I x_{iJ}x_{i1} & \sum_{i=1}^I x_{iJ}x_{i2} & \cdots & \sum_{i=1}^I x_{iJ}x_{iJ} \end{pmatrix}$$

$$v = \begin{pmatrix} \sum_{i=1}^I x_{i1}y_i \\ \sum_{i=1}^I x_{i2}y_i \\ \vdots \\ \sum_{i=1}^I x_{iJ}y_i \end{pmatrix}$$

で定義するとともに、ベクトルWを、数1で示したように定義すると、式

$$AW = v$$

・・・ (8)

で表すことができる。

【0088】

式(7)における各正規方程式は、生徒データ $x_{ij}$ および教師データ $y_i$ のセットを、ある程度の数だけ用意することで、求めるべき予測係数 $w_j$ の数Jと同じ数だけたてることができ、従って、式(8)を、ベクトルWについて解くことで(但し、式(8)を解くには、式(8)における行列Aが正則である必要がある)、最適な予測係数 $w_j$ を求めることができる。なお、式(8)を解くにあたっては、例えば、掃き出し法(Gauss-Jordanの消去法)などを用いることが可能である。

## 【 0 0 8 9 】

以上のようにして、最適な予測係数  $w_j$  を求めておき、さらに、その予測係数  $w_j$  を用い、式 (1) により、HD 画素の画素値  $y$  に近い予測値  $E[y]$  を求めるのが適応処理である。

## 【 0 0 9 0 】

なお、適応処理は、SD 画像には含まれていないが、HD 画像に含まれる成分が再現される点で、例えば、単なる補間処理とは異なる。即ち、適応処理では、式 (1) だけを見る限りは、いわゆる補間フィルタを用いての補間処理と同一に見えるが、その補間フィルタのタップ係数に相当する予測係数  $w$  が、教師データ  $y$  を用いての、いわば学習により求められるため、HD 画像に含まれる成分を再現することができる。このことから、適応処理は、いわば画像の創造（解像度創造）作用がある処理といえることができる。

## 【 0 0 9 1 】

また、ここでは、適応処理について、解像度を向上させる場合を例にして説明したが、適応処理によれば、予測係数を求めるのに用いる教師データおよび生徒データを変えることで、例えば、S/N (Signal to Noise Ratio) の向上や、ぼけの改善等の画質の向上を図ることが可能である。

## 【 0 0 9 2 】

さらに、上述の場合には、適応処理によって、SD 画像を、空間方向の画素数の多い HD 画像に変換するようにしたが、適応処理によれば、予測係数を求めるのに用いる教師データおよび生徒データを変えることで、その他、例えば、時間方向の画素数、即ち、フレームレート（フィールドレート）を変えたり、画素のアスペクト比を変えたりすることが可能である。

## 【 0 0 9 3 】

即ち、適応処理によれば、予測係数を求めるのに用いる教師データおよび生徒データを変えることで、画像に対して、各種の処理を施すための予測係数を得て、その予測係数によって、各種の処理を施すことができる。

## 【 0 0 9 4 】

図 9 は、SD 画像から、その解像度を向上させた HD 画像の予測値を、クラス

分類適応処理によって求める対応処理としての時空間処理を行う対応処理部の構成例を示している。

#### 【 0 0 9 5 】

図 9 の対応処理部では、例えば、ある入力デバイス 1 1<sub>k</sub>から供給される S D 画像が、ある出力デバイス 1 2<sub>m</sub>に供給される場合に、その入力デバイス 1 1<sub>k</sub>および出力デバイス 1 2<sub>m</sub>の種類に応じて、適切に解像度を向上させるための対応処理が施される。

#### 【 0 0 9 6 】

なお、ここでは、説明を簡単にするために、対応処理部において、例えば、S D 画像として、5 2 5 i の画像（水平ライン数が 5 2 5 ラインの、インタレース方式の画像）か、または 2 6 2 p の画像（水平ライン数が 2 6 2 ラインの、プログレッシブ方式の画像）が入力され、いずれの S D 画像についても、5 2 5 p の画像（水平ライン数が 5 2 5 ラインの、プログレッシブ方式の画像）が、H D 画像として出力されるものとする。また、例えば、2 6 2 p の S D 画像のフレームレート、5 2 5 i の S D 画像のフィールドレート、および 5 2 5 p の H D 画像のフレームレートは、いずれも同一で、例えば、6 0 H z とする（よって、5 2 5 i の S D 画像のフレームレートは 3 0 H z である）。

#### 【 0 0 9 7 】

従って、ここでは、2 6 2 p の S D 画像については、その 1 フレームが、1 フレームの H D 画像に対応し、5 2 5 i の S D 画像については、その 1 フィールドが、1 フレームの H D 画像に対応する。また、2 6 2 p または 5 2 5 i の S D 画像の 1 水平ライン上の画素数それぞれと、5 2 5 p の H D 画像の 1 水平ライン上の画素数との比は、例えば、1 : 2 であるとする。以上から、2 6 2 p の S D 画像も、5 2 5 i の S D 画像も、図 1 0 に示すように、その横と縦の画素数を、それぞれ 2 倍にして解像度を向上させた 5 2 5 p の H D 画像に変換されることとなる。なお、図 1 0 において、○印が S D 画素を、×印が H D 画素を、それぞれ表している。

#### 【 0 0 9 8 】

ここで、5 2 5 i の画像として代表的なものとしては、例えば、テレビジョン

放送局から放送されてくるテレビジョン放送番組を構成する、NTSC方式の画像（以下、適宜、テレビジョン画像という）があり、また、262pの画像として代表的なものとしては、例えば、ゲーム機から再生されるゲーム用の画像（以下、適宜、ゲーム画像という）がある。

## 【0099】

フレームメモリ211には、解像度を向上させる対象としてのSD画像が、例えば、1フレームまたは1フィールド単位などで供給されるようになっており、フレームメモリ211は、そのSD画像を、所定の期間記憶する。

## 【0100】

なお、フレームメモリ211は、複数バンクを有しており、これにより、複数フレームまたはフィールドのSD画像を、同時に記憶しておくことができるようになっている。

## 【0101】

予測タップ構成回路212は、フレームメモリ211に記憶されたSD画像の解像度を向上させたHD画像（対応処理部では、このHD画像は、実際には存在しないが、仮想的に想定される）を構成する所定の画素を、順次、注目画素とし、その注目画素の位置に対応するSD画像の位置から空間的または時間的に近い位置にある幾つかのSD画素を、フレームメモリ211のSD画像から選択し、予測係数との乗算に用いる予測タップを構成する。

## 【0102】

また、予測タップ構成回路212は、予測タップとするSD画素の選択パターンを、レジスタ218Bにセットされている情報（以下、適宜、予測タップ構成情報という）に基づいて設定する。

## 【0103】

即ち、予測タップ構成回路212は、予測タップ構成情報に基づいて、例えば、図10に示すように、注目画素の位置に最も近い、SD画像の画素（図10では、 $P_{33}$ と $P_{34}$ の2つあるが、ここでは、例えば、 $P_{33}$ とする）、およびその上下左右に隣接する4個のSD画素 $P_{23}$ 、 $P_{43}$ 、 $P_{32}$ 、 $P_{34}$ 、並びにSD画素 $P_{33}$ に対応する、1フレーム前のSD画素および1フレーム後のSD画素の合計7画



素を、予測タップとするSD画素の選択パターンとして設定する。

【0104】

また、予測タップ構成回路212は、予測タップ構成情報によっては、例えば、図10に示すように、注目画素の位置に最も近いSD画像の画素 $P_{33}$ 、およびその上下左右に隣接する4個のSD画素 $P_{23}$ 、 $P_{43}$ 、 $P_{32}$ 、 $P_{34}$ 、並びにSD画素 $P_{33}$ に対応する、1フィールド前のSD画素および1フィールド後のSD画素の合計7画素を、予測タップとするSD画素の選択パターンとして設定する。

【0105】

さらに、予測タップ構成回路212は、予測タップ構成情報によっては、例えば、図10に示すように、注目画素の位置に最も近いSD画像の画素 $P_{33}$ 、およびその上下左右に1画素おきに隣接する4個のSD画素 $P_{13}$ 、 $P_{53}$ 、 $P_{31}$ 、 $P_{35}$ 、並びにSD画素 $P_{33}$ に対応する、2フレーム前（または2フィールド前）のSD画素、および2フレーム後（または2フィールド後）のSD画素の合計7画素を、予測タップとするSD画素の選択パターンとして設定する。

【0106】

予測タップ構成回路212は、予測タップ構成情報に基づいて、上述のように、選択パターンを設定し、その選択パターンにしたがって、注目画素についての予測タップとなるSD画素を、フレームメモリ211に記憶されたSD画像から選択し、そのようなSD画素で構成される予測タップを、予測演算回路216に出力する。

【0107】

なお、予測タップとして選択するSD画素は、上述したパターンのものに限定されるものではない。また、上述の場合には、7個のSD画素で予測タップを構成するようにしたが、予測タップを構成するSD画素の数も、予測タップ構成情報に基づいて、適宜設定することが可能である。

【0108】

クラスタップ構成回路213は、注目画素の位置に対応するSD画像の位置から空間的または時間的に近い位置にある幾つかのSD画素を、フレームメモリ211のSD画像から選択し、注目画素を、幾つかのクラスのうちいずれかに分

類するためのクラス分類に用いるクラスタップを構成する。

【 0 1 0 9 】

また、クラスタップ構成回路 2 1 3 は、クラスタップとする S D 画素の選択パターンを、レジスタ 2 1 8 C にセットされている情報（以下、適宜、クラスタップ構成情報という）に基づいて設定する。

【 0 1 1 0 】

即ち、クラスタップ構成回路 2 1 3 は、クラスタップ構成情報に基づいて、例えば、図 1 0 に示すように、注目画素の位置に最も近い、S D 画像の画素 P<sub>33</sub>、およびその上下左右、左上、左下、右上、右下に隣接する 8 個の S D 画素 P<sub>23</sub>、P<sub>43</sub>、P<sub>32</sub>、P<sub>34</sub>、P<sub>22</sub>、P<sub>42</sub>、P<sub>24</sub>、P<sub>44</sub>、並びに S D 画素 P<sub>33</sub> に対応する、1 フレーム前の S D 画素および 1 フレーム後の S D 画素の合計 1 1 画素を、クラスタップとする S D 画素の選択パターンとして設定する。

【 0 1 1 1 】

また、クラスタップ構成回路 2 1 3 は、クラスタップ構成情報によっては、例えば、図 1 0 に示すように、注目画素の位置に最も近い S D 画像の画素 P<sub>33</sub>、およびその上下左右、左上、左下、右上、右下に隣接する 8 個の S D 画素 P<sub>23</sub>、P<sub>43</sub>、P<sub>32</sub>、P<sub>34</sub>、P<sub>22</sub>、P<sub>42</sub>、P<sub>24</sub>、P<sub>44</sub>、並びに S D 画素 P<sub>33</sub> に対応する、1 フィールド前の S D 画素および 1 フィールド後の S D 画素の合計 1 1 画素を、クラスタップとする S D 画素の選択パターンとして設定する。

【 0 1 1 2 】

さらに、クラスタップ構成回路 2 1 3 は、クラスタップ構成情報によっては、例えば、図 1 0 に示すように、注目画素の位置に最も近い S D 画像の画素 P<sub>33</sub>、およびその上下左右、左上、左下、右上、右下に 1 画素おきに隣接する 8 個の S D 画素 P<sub>13</sub>、P<sub>53</sub>、P<sub>31</sub>、P<sub>35</sub>、P<sub>11</sub>、P<sub>51</sub>、P<sub>15</sub>、P<sub>55</sub>、並びに S D 画素 P<sub>33</sub> に対応する、2 フレーム前（または 2 フィールド前）の S D 画素、および 2 フレーム後（または 2 フィールド後）の S D 画素の合計 1 1 画素を、クラスタップとする S D 画素の選択パターンとして設定する。

【 0 1 1 3 】

クラスタップ構成回路 2 1 3 は、クラスタップ構成情報に基づいて、上述のよ

うに、選択パターンを設定し、その選択パターンにしたがって、注目画素についてのクラスタップとなるSD画素を、フレームメモリ211に記憶されたSD画像から選択し、そのようなSD画素で構成されるクラスタップを、クラス分類回路214に出力する。

#### 【0114】

なお、クラスタップとして選択するSD画素も、上述したパターンのものに限定されるものではない。また、上述の場合には、11個のSD画素でクラスタップを構成するようにしたが、クラスタップを構成するSD画素の数も、クラスタップ構成情報に基づいて、適宜設定することが可能である。

#### 【0115】

クラス分類回路214は、クラスタップ構成回路213からのクラスタップに基づき、注目画素をクラス分類し、その結果得られるクラスに対応するクラスコードを、係数メモリ215に対して、アドレスとして供給する。

#### 【0116】

ここで、図11は、図9のクラス分類回路214の構成例を示している。

#### 【0117】

クラスタップは、動きクラス分類回路221および時空間クラス分類回路222に供給されるようになっている。

#### 【0118】

動きクラス分類回路221は、例えば、クラスタップを構成するSD画素のうち、時間方向に並ぶものを用いて、注目画素を、画像の動きに注目してクラス分類するようになっている。即ち、動きクラス分類回路221は、例えば、図10における、注目画素の位置に最も近いSD画像の画素 $P_{33}$ 、そのSD画素 $P_{33}$ に対応する、1フィールド前（あるいは、本実施の形態では、2フィールド前や、1フレーム前、2フレーム前等）のSD画素、および1フィールド後（あるいは、本実施の形態では、2フィールド後や、1フレーム後、2フレーム後等）のSD画素の合計3画素を用いて、注目画素をクラス分類する。

#### 【0119】

具体的には、動きクラス分類回路221は、上述のように、時間方向に並ぶ3

個のSD画素のうちの、時間的に隣接するものどうしの差分絶対値の総和を演算し、その総和値と、所定の閾値との大小関係を判定する。そして、動きクラス分類回路221は、その大小関係に基づいて、例えば、0または1のクラスコードを、合成回路223に出力する。

#### 【0120】

ここで、動きクラス分類回路221が出力するクラスコードを、以下、適宜、動きクラスコードという。

#### 【0121】

時空間クラス分類回路222は、例えば、クラスタップを構成するSD画素のすべてを用いて、注目画素を、画像の空間方向と時間方向とのレベル分布に注目してクラス分類するようになっている。

#### 【0122】

ここで、時空間クラス分類回路222においてクラス分類を行う方法としては、例えば、ADRC(Adaptive Dynamic Range Coding)等を採用することができる。

#### 【0123】

ADRCを用いる方法では、クラスタップを構成するSD画素が、ADRC処理され、その結果得られるADRCコードにしたがって、注目画素のクラスが決定される。

#### 【0124】

なお、KビットADRCにおいては、例えば、クラスタップを構成するSD画素の画素値の最大値MAXと最小値MINが検出され、 $DR=MAX-MIN$ を、集合の局所的なダイナミックレンジとし、このダイナミックレンジDRに基づいて、クラスタップを構成するSD画素がKビットに再量子化される。即ち、クラスタップを構成するSD画素の画素値の中から、最小値MINが減算され、その減算値が $DR/2^K$ で除算（量子化）される。そして、以上のようにして得られる、クラスタップを構成する各SD画素についてのKビットの画素値を、所定の順番で並べたビット列が、ADRCコードとして出力される。従って、クラスタップが、例えば、1ビットADRC処理された場合には、そのクラスタップを構成する各SD画素の画素値は、最小値MINが減算された後に、最大値MAXと最小値MINとの平均値で除算され、これにより、各画素値が1ビットとされる（2値化される）。そして、その1ビットの画素

値を所定の順番で並べたビット列が、ADRCコードとして出力される。

【 0 1 2 5 】

ここで、時空間クラス分類回路 2 2 2 には、例えば、クラスタップを構成する S D 画素のレベル分布のパターンを、そのままクラスコードとして出力させることも可能であるが、この場合、クラスタップが、N 個の S D 画素で構成され、各 S D 画素に、K ビットが割り当てられているとすると、時空間クラス分類回路 2 2 2 が出力するクラスコードの場合の数は、 $(2^N)^K$  個となり、画素値のビット数 K に指数的に比例した膨大な数となる。

【 0 1 2 6 】

従って、時空間クラス分類回路 2 2 2 においては、上述のように、画素値のビット数等を、いわば圧縮する ADRC 処理等のような圧縮処理を行ってから、クラス分類を行うのが好ましい。なお、時空間クラス分類回路 2 2 2 における圧縮処理としては、ADRC 処理に限定されるものではなく、その他、例えば、ベクトル量子化等を用いることも可能である。

【 0 1 2 7 】

ここで、時空間クラス分類回路 2 2 2 が出力するクラスコードを、以下、適宜、時空間クラスコードという。

【 0 1 2 8 】

合成回路 2 2 3 は、動きクラス分類回路 2 2 1 が出力する動きクラスコード（本実施の形態では、1 ビットのクラスコード）を表すビット列と、時空間クラス分類回路 2 2 2 が出力する時空間クラスコードを表すビット列とを、1 のビット列として並べる（合成する）ことにより、注目画素の最終的なクラスコードを生成し、係数メモリ 2 1 5 に出力する。

【 0 1 2 9 】

なお、図 1 1 の実施の形態では、レジスタ 2 1 8 C にセットされたクラスタップ構成情報が、動きクラス分類回路 2 2 1、時空間クラス分類回路 2 2 2、および合成回路 2 2 3 に供給されるようになっている。これは、クラスタップ構成回路 2 1 3 において構成されるクラスタップとしての S D 画素の選択パターンが変化する場合があります、その場合に対処するためである。

## 【 0 1 3 0 】

また、動きクラス分類回路 2 2 1 で得られた動きクラスコードは、図 1 1 において点線で示すように、時空間クラス分類回路 2 2 2 に供給し、時空間クラス分類回路 2 2 2 では、動きクラスコードに応じて、クラス分類に用いる S D 画素を変更するようにすることが可能である。

## 【 0 1 3 1 】

即ち、上述の場合には、クラスタップ構成回路 2 1 3 (図 9) から時空間クラス分類回路 2 2 2 に対して、1 1 個の S D 画素からなるクラスタップが供給されるが、この場合、時空間クラス分類回路 2 2 2 においては、例えば、動きクラスコードが 0 のときには、1 1 個の S D 画素のうちの所定の 1 0 個を用いてクラス分類を行い、動きクラスコードが 1 のときは、残りの 1 個の S D 画素を、所定の 1 0 個の S D 画素のうちの所定の 1 個と替えた 1 0 個の S D 画素を用いて、クラス分類を行うようにすることが可能である。

## 【 0 1 3 2 】

ここで、時空間クラス分類回路 2 2 2 において、1 ビット ADRC 処理を行うことによりクラス分類を行う場合には、クラスタップを構成する 1 1 個の S D 画素すべてを用いてクラス分類を行うと、時空間クラスコードの場合の数は、 $(2^{11})^{11}$  通りとなる。

## 【 0 1 3 3 】

一方、上述のように、動きクラスコードに応じて、クラス分類に用いる 1 0 個の S D 画素のうちの 1 個を変更する場合には、1 0 個の S D 画素を用いてのクラス分類の結果得られる時空間クラスコードの場合の数は、 $(2^{10})^{11}$  通りとなる。従って、クラスタップを構成する 1 1 個の S D 画素すべてを用いてクラス分類を行う場合に比較して、一見、時空間クラスコードの場合の数が減ることとなる。

## 【 0 1 3 4 】

しかしながら、動きクラスコードに応じて、クラス分類に用いる 1 0 個の S D 画素のうちの 1 個を変更する場合には、その変更対象となっている 2 つの S D 画素のうちのいずれを、クラス分類に用いたかの 1 ビットの情報が必要となるから

、その1ビットの情報を加味すれば、動きクラスコードに応じて、クラス分類に用いる10個のSD画素のうちの1個を変更する場合でも、そのクラス分類により得られる時空間クラスコードの場合の数は、 $(2^{10})^1 \times 2^1$ 通り、即ち、 $(2^{11})^1$ 通りとなり、クラスタップを構成する11個のSD画素すべてを用いてクラス分類を行う場合と同一である。

## 【0135】

図9に戻り、係数メモリ215は、後述するような学習処理が行われることにより得られる複数種類の予測係数を記憶している。即ち、係数メモリ215は、複数バンクで構成され、各バンクには、対応する種類の予測係数が記憶されている。係数メモリ215は、レジスタ218Dにセットされている情報（以下、適宜、係数情報という）に基づいて、使用するバンクを設定し、そのバンクから、クラス分類回路214から供給されるクラスコードに対応するアドレスに記憶されている予測係数を読み出して、予測演算回路216に供給する。

## 【0136】

予測演算回路216は、予測タップ構成回路212から供給される予測タップと、係数メモリ215から供給される予測係数とを用いて、式(1)に示した線形予測演算（積和演算）を行い、その結果得られる画素値を、SD画像の解像度を向上させたHD画像の予測値として、画像再構成回路217に出力する。

## 【0137】

画像再構成回路217は、例えば、予測演算回路216が出力する予測値から、順次、1フレームの525pのHD画像を構成して出力する。

## 【0138】

なお、ここでは、上述したことから、262pのSD画像については、1フレームのライン数が2倍のHD画像に変換され、また、525iのSD画像については、その1フィールドのライン数が2倍のHD画像に変換される。従って、HD画像の水平同期周波数は、変換前のSD画像の水平同期周波数の2倍となるが、そのような水平同期周波数の変換も、画像再構成回路217において行われる。

## 【0139】

また、本実施の形態では、SD画像を、525pのHD画像に変換することとしているが、SD画像は、525p以外の、例えば、1050i（水平ライン数が1050ラインのインターレース方式の画像）や1050p（水平ライン数が1050ラインのプログレッシブ方式の画像）等の各種のフォーマットのHD画像に変換することが可能である。画像構成回路217において、どのようなフォーマットのHD画像を出力するかは、レジスタ218Aにセットされている情報（以下、適宜、HD画像フォーマット情報という）に基づいて設定される。

## 【0140】

レジスタ群218は、予測タップ構成回路212、クラスタップ設定回路213、係数メモリ215、および画像構成回路217の機能を設定するための情報を記憶するようになっている。

## 【0141】

即ち、レジスタ群218は、図9の実施の形態では、4つのレジスタ218A乃至218Dから構成され、上述したように、レジスタ218AにはHD画像フォーマット情報が、レジスタ218Bには予測タップ構成情報が、レジスタ218Cにはクラスタップ構成情報が、レジスタ218Dには係数情報が、それぞれ、制御信号によってセットされるようになっている。従って、図9の実施の形態において、制御信号は、これらのHD画像フォーマット情報、予測タップ構成情報、クラスタップ構成情報、および係数情報を含んでいる。

## 【0142】

なお、HD画像フォーマット情報、予測タップ構成情報、クラスタップ構成情報、および係数情報を含む制御信号は、制御部30（図2）において生成される。

## 【0143】

即ち、制御部30は、例えば、セレクタ23から画像データを供給する出力デバイス12<sub>m</sub>の種類に基づいて、HD画像フォーマット情報を決定する。また、制御部30は、例えば、セレクタ21が選択する画像データを供給する入力デバイス11<sub>k</sub>の種類（ここでは、例えば、入力デバイス11<sub>k</sub>が、525iまたは262pのうちのいずれの画像を出力するものであるか）や、セレクタ23から画



像データを供給する出力デバイス  $12_m$  の種類等に基づいて、その入力デバイス  $11_k$  および出力デバイス  $12_m$  にとって適切な処理を施すことができるように、予測タップ構成情報、クラスタップ構成情報、および係数情報を決定する。

#### 【0144】

次に、図12のフローチャートを参照して、図9の対応処理部において行われる、SD画像の解像度を向上させる対応処理としての時空間処理について説明する。

#### 【0145】

例えば、ユーザがリモコン5（図1）を操作することにより、画像を入力する入力デバイス  $11_k$  と、画像を出力する出力デバイス  $12_m$  を指示すると、制御部30は、ユーザが指示した入力デバイス  $11_k$  が接続されている端子  $2_k$  と、ユーザが指示した出力デバイス  $12_m$  が接続されている端子  $3_m$  を選択するように、セクタ21と23をそれぞれ制御する。これにより、入力デバイス  $11_k$  が出力する画像データは、セクタ21で選択され、統合処理部27（対応処理部群28と共通処理部群29）（図2）に供給されるとともに、統合処理部27が出力する画像データは、セクタ23で選択され、出力デバイス  $12_m$  に供給される状態となる。

#### 【0146】

なお、ここでは、ユーザの指示に応じて、画像を入力する入力デバイス  $11_k$  と、画像を出力する出力デバイス  $12_m$  を選択するようにしたが、どの入力デバイスから画像を入力し、どの出力デバイスに画像を出力するかは、その他、例えば、セクタ21の端子  $2_k$  と、セクタ23の端子  $3_m$  ごとに、あらかじめ設定しておくことが可能である。あるいは、また、例えば、制御部30において、セクタ21に接続されている入力デバイスの種類と、セクタ23に接続されている出力デバイスの種類に基づいて、最適な入力デバイスと出力デバイスの組み合わせを選択するようにすることも可能である。

#### 【0147】

セクタ21で選択された入力デバイス  $11_k$  から入力されるSD画像は、フレーム単位またはフィールド単位で、フレームメモリ211に、順次供給され、

フレームメモリ 2 1 1 では、そこに供給される S D 画像が順次記憶される。

【 0 1 4 8 】

一方、制御部 3 0 ( 図 1 ) は、画像データが入力される入力デバイス 1 1<sub>k</sub>と、画像データが出力される出力デバイス 1 2<sub>m</sub>の種類に基づいて、制御信号を生成し、その制御信号を、レジスタ群 2 1 8 に供給する。これにより、レジスタ群 2 1 8 のレジスタ 2 1 8 A 乃至 2 1 8 D には、制御信号にしたがった H D 画像フォーマット情報、予測タップ構成情報、クラスタップ構成情報、または係数情報が、それぞれセットされる。

【 0 1 4 9 】

なお、本実施の形態では、5 2 5 i または 2 6 2 p の S D 画像を、5 2 5 p の H D 画像に変換することとしているため、H D 画像フォーマット情報としては、出力すべき画像が 5 2 5 p の画像である旨がセットされる。また、予測タップ構成情報としては、5 2 5 i または 2 6 2 p の S D 画像を、5 2 5 p の H D 画像に変換するのに最適な予測タップが構成されるような選択パターンがセットされる。さらに、クラスタップ構成情報としても、5 2 5 i または 2 6 2 p の S D 画像を、5 2 5 p の H D 画像に変換するのに最適なクラスタップが構成されるような選択パターンがセットされる。また、係数情報としては、5 2 5 i または 2 6 2 p の S D 画像を、5 2 5 p の H D 画像に変換するのに最適な予測係数が記憶されている係数メモリ 2 1 5 のバンクを表す情報がセットされる。

【 0 1 5 0 】

以上のようにして、レジスタ群 2 1 8 に情報がセットされた後は、ステップ S 1 において、フレームメモリ 2 1 1 に記憶された S D 画像の解像度を向上させた H D 画像 ( 対応処理部では、この H D 画像は、実際には存在しないが、仮想的に想定される ) を構成する画素のうちの、まだ、注目画素とされていないものが、注目画素とされ、予測タップ構成回路 2 1 2 は、フレームメモリ 2 1 1 に記憶された S D 画像の画素を用いて、注目画素についての予測タップを構成する。さらに、ステップ S 1 では、クラスタップ構成回路 2 1 3 は、フレームメモリ 2 1 1 に記憶された S D 画像の画素を用いて、注目画素についてのクラスタップを構成する。そして、予測タップは、予測演算回路 2 1 6 に供給され、クラスタップは

、クラス分類回路 2 1 4 に供給される。

【 0 1 5 1 】

なお、予測タップ構成回路 2 1 2 は、レジスタ 2 1 8 B にセットされた予測タップ構成情報にしたがって、予測タップとする S D 画素の選択パターンを設定し、その選択パターンにしたがって、S D 画素を選択することにより、予測タップを構成する。クラスタップ構成回路 2 1 3 も、レジスタ 2 1 8 C にセットされたクラスタップ構成情報にしたがって、クラスタップとする S D 画素の選択パターンを設定し、その選択パターンにしたがって、S D 画素を選択することにより、クラスタップを構成する。

【 0 1 5 2 】

その後、ステップ S 2 に進み、クラス分類回路 2 1 4 は、クラスタップ構成回路 2 1 3 からのクラスタップに基づき、注目画素をクラス分類し、その結果得られるクラスに対応するクラスコードを、係数メモリ 2 1 5 に対して、アドレスとして供給し、ステップ S 3 に進む。

【 0 1 5 3 】

ステップ S 3 では、係数メモリ 2 1 5 は、そこに記憶されている各クラスごとの予測係数のうち、クラス分類回路 2 1 4 からのクラスコードで表されるアドレスに記憶されているものを読み出し、予測演算回路 2 1 6 に供給する。

【 0 1 5 4 】

なお、係数メモリ 2 1 5 は、自身が有する複数バンクのうちの、レジスタ 2 1 8 D にセットされた係数情報に対応するものを選択しており、その選択しているバンクにおける、クラス分類回路 2 1 4 からのクラスコードで表されるアドレスに記憶されている予測係数を読み出す。

【 0 1 5 5 】

予測演算回路 2 1 6 は、ステップ S 4 において、予測タップ構成回路 2 1 2 から供給される予測タップと、係数メモリ 2 1 5 から供給される予測係数とを用いて、式 ( 1 ) に示した線形予測演算を行い、その結果得られる画素値を、注目画素の予測値として、画像再構成回路 2 1 7 に供給する。

【 0 1 5 6 】

画像再構成回路 2 1 7 は、ステップ S 5 において、予測演算回路 2 1 6 から、例えば、1 フレーム分の予測値が得られたかどうかを判定し、まだ、1 フレーム分の予測値が得られていないと判定された場合、ステップ S 1 に戻り、HD 画像のフレームを構成する画素のうち、まだ注目画素とされていないものが、新たに注目画素とされ、以下、同様の処理が繰り返される。

## 【 0 1 5 7 】

一方、ステップ S 5 において、1 フレーム分の予測値が得られたと判定された場合、ステップ S 6 に進み、画像再構成回路 2 1 7 は、その 1 フレーム分の予測値でなる 1 フレームの HD 画像（ここでは、5 2 5 p の HD 画像）を構成して出力し、ステップ S 1 に戻る。そして、次の HD 画像のフレームを対象に、ステップ S 1 以降の処理を繰り返す。

## 【 0 1 5 8 】

次に、図 1 3 は、図 9 の対応処理部の係数メモリ 2 1 5 に記憶させる予測係数を求める学習処理を行う学習装置の構成例を示している。

## 【 0 1 5 9 】

教師データとしての HD 画像（以下、適宜、教師画像という）は、例えば、フレーム単位で、フレームメモリ 2 3 1 に供給され、フレームメモリ 2 3 1 は、そこに供給される教師画像を順次記憶する。

## 【 0 1 6 0 】

ここで、本実施の形態では、図 9 の対応処理部において求められる HD 画像は、5 2 5 p の画像であるため、教師画像としては、そのような 5 2 5 p の画像が用いられる。

## 【 0 1 6 1 】

間引きフィルタ 2 3 2 は、フレームメモリ 2 3 1 に記憶された教師画像を、例えば、フレーム単位で読み出し、LPF (Low Pass Filter) をかけることによって、画像の周波数帯域を下げ、さらに、画素の間引きを行うことによって、画素数を減少させる。これにより、間引きフィルタ 2 3 2 は、教師画像の解像度を低下させ、生徒データとしての SD 画像（以下、適宜、生徒画像という）を生成し、フレームメモリ 2 3 3 に供給する。

## 【 0 1 6 2 】

即ち、本実施の形態では、図 9 の対応処理部において、5 2 5 i または 2 6 2 p の S D 画像から、5 2 5 p の H D 画像が求められる。さらに、本実施の形態では、5 2 5 p の H D 画像は、5 2 5 i の S D 画像についても、2 6 2 p の S D 画像についても、その横および縦の画素数を 2 倍にしたものとなっている。

## 【 0 1 6 3 】

このため、間引きフィルタ 2 3 2 は、5 2 5 p の H D 画像である教師画像から、5 2 5 i または 2 6 2 p の S D 画像である生徒画像を得るために、まず、教師画像に L P F（ここでは、いわゆるハーフバンドフィルタ）をかけることによって、その周波数帯域幅を、元の  $1/2$  にする。

## 【 0 1 6 4 】

さらに、間引きフィルタ 2 3 2 は、教師画像に L P F をかけて得られる画像の水平方向に並ぶ画素を、1 画素ごとに間引き、その画素数を、元の  $1/2$  にする。そして、間引きフィルタ 2 3 2 は、水平方向の画素数を間引いた教師画像の各フレームの水平ラインを、1 水平ラインごとに間引き、その水平ライン数を、元の  $1/2$  にすることで、2 6 2 p の S D 画像を、生徒画像として生成する。

## 【 0 1 6 5 】

あるいは、また、間引きフィルタ 2 3 2 は、水平方向の画素数を間引いた教師画像の各フレームの水平ラインのうち、例えば、奇数フレームについては、偶数ライン（偶数番目の水平ライン）を間引き、偶数フレームについては、奇数ラインを間引き、その水平ライン数を、元の  $1/2$  にすることで、5 2 5 i の S D 画像を、生徒画像として生成する。

## 【 0 1 6 6 】

なお、間引きフィルタ 2 3 2 は、生徒画像として、2 6 2 p の S D 画像、または 5 2 5 i の S D 画像のうちのいずれを生成するかを、レジスタ 2 4 0 A にセットされている情報（以下、適宜、生徒画像フォーマット情報）に基づいて設定するようになっている。

## 【 0 1 6 7 】

フレームメモリ 2 3 3 は、間引きフィルタ 2 3 2 が出力する生徒画像を、例え

ば、フレーム単位またはフィールド単位で順次記憶する。

【0168】

予測タップ構成回路234は、フレームメモリ231に記憶された教師画像を構成する画素（以下、適宜、教師画素という）を、順次、注目画素とし、その注目画素の位置に対応する生徒画像の位置から空間的または時間的に近い位置にある幾つかの生徒画像の画素（以下、適宜、生徒画素という）を、フレームメモリ233から読み出し、予測係数との乗算に用いる予測タップを構成する。

【0169】

即ち、予測タップ構成回路234は、図9の予測タップ構成回路212と同様に、レジスタ240Bにセットされている情報（この情報も、以下、適宜、予測タップ構成情報という）に基づいて、予測タップとする生徒画素の選択パターンを設定し、その選択パターンにしたがって、注目画素についての予測タップとなる生徒画素を、フレームメモリ233に記憶された生徒画像から選択する。そして、予測タップ構成回路234は、そのような生徒画素で構成される予測タップを、正規方程式加算回路237に出力する。

【0170】

クラスタップ構成回路235は、注目画素の位置に対応する、生徒画像の位置から空間的または時間的に近い位置にある幾つかの生徒画素を、フレームメモリ233から読み出し、クラス分類に用いるクラスタップを構成する。

【0171】

即ち、クラスタップ構成回路235は、図9のクラスタップ構成回路213と同様に、レジスタ240Cにセットされている情報（この情報も、以下、適宜、クラスタップ構成情報という）に基づいて、クラスタップとする生徒画素の選択パターンを設定し、その選択パターンにしたがって、注目画素についてのクラスタップとなる生徒画素を、フレームメモリ233に記憶された生徒画像から選択する。そして、クラスタップ構成回路235は、そのような生徒画素で構成されるクラスタップを、クラス分類回路236に出力する。

【0172】

クラス分類回路236は、図9のクラス分類回路214と同様に構成され、ク

ラストアップ構成回路 2 3 5 からのクラスアップに基づき、注目画素をクラス分類し、その結果得られるクラスに対応するクラスコードを、正規方程式加算回路 2 3 7 に供給する。

## 【 0 1 7 3 】

なお、クラス分類回路 2 3 6 には、レジスタ 2 4 0 C にセットされているクラスアップ構成情報が供給されるようになっているが、これは、図 1 1 で説明した、図 9 のクラス分類回路 2 1 4 にクラスアップ構成情報が供給されるようになっているのと同様の理由からである。

## 【 0 1 7 4 】

正規方程式加算回路 2 3 7 は、フレームメモリ 2 3 1 から、注目画素となっている教師画素を読み出し、予測タップ構成回路 2 3 4 からの予測タップ（を構成する生徒画素）と、注目画素（教師画素）を対象とした足し込みを行う。

## 【 0 1 7 5 】

即ち、正規方程式加算回路 2 3 7 は、クラス分類回路 2 3 6 から供給されるクラスコードに対応するクラスごとに、予測タップ（生徒画素）を用い、式（8）の行列 A における各コンポーネントとなっている、生徒画素どうしの乗算（ $x_{in} \times x_{im}$ ）と、サメーション（ $\Sigma$ ）に相当する演算を行う。

## 【 0 1 7 6 】

さらに、正規方程式加算回路 2 3 7 は、やはり、クラス分類回路 2 3 6 から供給されるクラスコードに対応するクラスごとに、予測タップ（生徒画素）および注目画素（教師画素）を用い、式（8）のベクトル v における各コンポーネントとなっている、生徒画素と注目画素（教師画素）の乗算（ $x_{in} y_i$ ）と、サメーション（ $\Sigma$ ）に相当する演算を行う。

## 【 0 1 7 7 】

正規方程式加算回路 2 3 7 は、以上の足し込みを、フレームメモリ 2 3 1 に記憶された教師画素すべてを、注目画素として行い、これにより、クラスごとに、式（8）に示した正規方程式をたてる。

## 【 0 1 7 8 】

予測係数決定回路 2 3 8 は、正規方程式加算回路 2 3 7 においてクラスごとに

生成された正規方程式を解くことにより、クラスごとの予測係数を求め、メモリ 239 の、各クラスに対応するアドレスに供給する。

【0179】

なお、教師画像として用意する画像の数（フレーム数）や、その画像の内容等によっては、正規方程式加算回路 237 において、予測係数を求めるのに必要な数の正規方程式が得られないクラスが生じる場合があり得るが、予測係数決定回路 238 は、そのようなクラスについては、例えば、デフォルトの予測係数を出力する。

【0180】

メモリ 239 は、予測係数決定回路 238 から供給される予測係数を記憶する。即ち、メモリ 239 は、複数バンクで構成され、各バンクに、対応する種類の予測係数を記憶する。なお、メモリ 239 は、レジスタ 240 D にセットされている情報（この情報も、以下、適宜、係数情報という）に基づいて、使用するバンクを設定し、そのバンクにおける、クラス分類回路 214 から供給されるクラスコードに対応するアドレスに、予測係数決定回路 238 から供給される予測係数を記憶する。

【0181】

レジスタ群 240 は、間引きフィルタ 232、予測タップ構成回路 234、クラスタップ設定回路 235、およびメモリ 239 の機能を設定するための情報を記憶するようになっている。

【0182】

即ち、レジスタ群 240 は、図 13 の実施の形態では、4 つのレジスタ 240 A 乃至 240 D から構成され、レジスタ 240 A には生徒画像フォーマット情報が、レジスタ 240 B には予測タップ構成情報が、レジスタ 240 C にはクラスタップ構成情報が、レジスタ 240 D には係数情報が、それぞれ、コントローラ 241 から供給される制御信号によってセットされるようになっている。従って、図 13 の実施の形態において、制御信号は、これらの生徒画像フォーマット情報、予測タップ構成情報、クラスタップ構成情報、および係数情報を含んでいる。



## 【 0 1 8 3 】

コントローラ 2 4 1 は、例えば、システム的设计者等によって操作され、その操作にしたがい、レジスタ群 2 4 0 にセットする生徒画像フォーマット情報、予測タップ構成情報、クラスタップ構成情報、および係数情報を決定し、これらの情報を含んだ制御信号を生成して、レジスタ群 2 4 0 に供給する。

## 【 0 1 8 4 】

次に、図 1 4 のフローチャートを参照して、図 1 3 の学習装置により行われる、予測係数の学習処理について説明する。

## 【 0 1 8 5 】

コントローラ 2 4 1 は、制御信号を生成し、その制御信号を、レジスタ群 2 4 0 に供給する。これにより、レジスタ群 2 4 0 のレジスタ 2 4 0 A 乃至 2 4 0 D には、制御信号にしたがった生徒画像フォーマット情報、予測タップ構成情報、クラスタップ構成情報、または係数情報が、それぞれセットされる。

## 【 0 1 8 6 】

以上のようにして、レジスタ群 2 4 0 に情報がセットされた後は、ステップ S 2 1 において、予測係数の学習用にあらかじめ用意された分の教師画像がフレームメモリ 2 3 1 に供給されて記憶され、ステップ S 2 2 に進み、正規方程式加算回路 2 3 7 は、式 ( 8 ) における、クラス c ごとの行列 A を記憶するための配列変数 A [ c ] と、ベクトル V を記憶するための配列変数 V [ c ] とを 0 に初期化して、ステップ S 2 3 に進む。

## 【 0 1 8 7 】

ステップ S 2 3 では、間引きフィルタ 2 3 2 は、フレームメモリ 2 3 1 に記憶された教師画像を処理することにより、レジスタ 2 4 0 A にセットされた生徒画像フォーマット情報にしたがった生徒画像としての 5 2 5 i または 2 6 2 p の S D 画像を生成する。即ち、間引きフィルタ 2 3 2 は、フレームメモリ 2 3 1 に記憶された教師画像に対して、L P F ( Low Pass Filter ) をかけ、さらに、その画素数を間引くことより、教師画像の解像度を低下させた生徒画像を生成する。この生徒画像は、フレームメモリ 2 3 3 に、順次供給されて記憶される。

## 【 0 1 8 8 】

そして、ステップ S 2 4 に進み、フレームメモリ 2 3 1 に記憶された教師画素のうちの、まだ、注目画素とされていないものが、注目画素とされ、予測タップ構成回路 2 3 4 は、フレームメモリ 2 3 3 に記憶された生徒画素を、レジスタ 2 4 0 B にセットされている予測タップ構成情報に対応する選択パターンにしたがって選択することにより、注目画素についての予測タップを構成する。さらに、ステップ S 2 4 では、クラスタップ構成回路 2 3 5 は、フレームメモリ 2 3 3 に記憶された生徒画素を、レジスタ 2 4 0 C にセットされているクラスタップ構成情報に対応する選択パターンにしたがって選択することにより、注目画素についてのクラスタップを構成する。そして、予測タップは、正規方程式加算回路 2 3 7 に供給され、クラスタップは、クラス分類回路 2 3 6 に供給される。

## 【 0 1 8 9 】

クラス分類回路 2 3 6 は、ステップ S 2 5 において、クラスタップ構成回路 2 3 5 からのクラスタップに基づき、注目画素をクラス分類し、その結果得られるクラスに対応するクラスコードを、正規方程式加算回路 7 に供給し、ステップ S 2 6 に進む。

## 【 0 1 9 0 】

ステップ S 2 6 では、正規方程式加算回路 2 3 7 は、フレームメモリ 2 3 1 から、注目画素となっている教師画素を読み出し、予測タップ（を構成する生徒画素）、注目画素（教師画素）を対象とし、配列変数  $A[c]$  と  $v[c]$  を用いて、式（8）の行列  $A$  とベクトル  $v$  の、上述したような足し込みを、クラス分類回路 2 3 6 からのクラス  $c$  ごとに行う。

## 【 0 1 9 1 】

そして、ステップ S 2 7 に進み、フレームメモリ 2 3 1 に記憶された教師画像を構成する教師画素すべてを注目画素として、足し込みを行ったかどうか判定され、まだ、教師画素のすべてを注目画素として、足し込みを行っていないと判定された場合、ステップ S 2 4 に戻る。この場合、まだ、注目画素されていない教師画素のうちの 1 つが、新たに注目画素とされ、ステップ S 2 4 乃至 S 2 7 の処理が繰り返される。

## 【 0 1 9 2 】

また、ステップ S 2 7 において、教師画素すべてを注目画素として、足し込みを行ったと判定された場合、即ち、正規方程式加算回路 2 3 7 においてクラスごとの正規方程式が得られた場合、ステップ S 2 8 に進み、予測係数決定回路 2 3 8 は、そのクラスごとに生成された正規方程式を解くことにより、クラスごとの予測係数を求め、メモリ 2 3 9 の、各クラスに対応するアドレスに供給する。

#### 【0193】

メモリ 2 3 9 は、自身が有する複数バンクのうちの、レジスタ 2 4 0 D にセットされた係数情報に対応するものを選択しており、その選択しているバンクの各アドレスに、予測係数決定回路 2 3 8 からの、対応するクラスの予測係数を記憶し、学習処理を終了する。

#### 【0194】

なお、図 1 4 の学習処理は、メモリ 2 3 9 のバンク切り替えが行われるごとに行われる。即ち、学習処理は、予測係数の種類ごとに行われる。

#### 【0195】

ここで、上述の場合においては、予測係数の種類として、5 2 5 i の S D 画像を、5 2 5 p の H D 画像に変換するのに適した予測係数（以下、適宜、5 2 5 i 用の予測係数という）と、2 6 2 p の S D 画像を、5 2 5 p の H D 画像に変換するのに適した予測係数（以下、適宜、2 6 2 p 用の予測係数という）との 2 種類がある。

#### 【0196】

なお、図 1 3 の学習装置によれば、上述したように、教師データ（教師画像）および生徒データ（生徒画像）を変えることで、5 2 5 i 用の予測係数および 2 6 2 p 用の予測係数の他、例えば、時間方向の画素数（フレームレートまたはフィールドレート）や画素のアスペクト比を変えたり、ノイズ除去を行うのに適切な予測係数等を得ることが可能である。また、5 2 5 i 用の予測係数および 2 6 2 p 用の予測係数は、画像の空間方向の画素数を増加させ、かつ解像度を向上させるものであるが、予測係数としては、このように、2 以上の処理を同時に行うことができるものを求めることが可能である。即ち、教師画像の解像度を劣化させ、さらに、その画素数を、時空間方向に間引いた画像を生徒画像として用いて

、学習を行うことにより、解像度を向上させ、かつ時空間方向の画素数を増加させる予測係数を求めることができる。

#### 【 0 1 9 7 】

以上のように、各種の教師データと生徒データとを組合せて学習を行うことによって、各種の対応処理を行う予測係数を得ることができ、統合処理部 2 7（図 2）の対応処理部群 2 8 は、例えば、そのような学習により得られた各種の予測係数を用いて、各種の対応処理を行うようになっている。

#### 【 0 1 9 8 】

次に、図 2 の共通処理部群 2 9 は、上述したような共通処理を行うが、共通処理も、例えば、クラス分類適応処理によって行うことが可能である。従って、共通処理部群 2 9 の各共通処理部も、図 9 に示した対応処理部と同様に構成することができる。

#### 【 0 1 9 9 】

対応処理および共通処理のいずれをも、クラス分類適応処理によって行う場合には、図 9 に示した構成の対応処理部と共通処理部をカスケードに接続し、それぞれにおいて、対応処理または共通処理を行うようにすることができる。あるいは、また、対応処理部と共通処理部とを、図 9 の構成の装置で兼用することも可能である。即ち、対応処理および共通処理を一度に施すための予測係数を学習しておき、その予測係数を用いて、対応処理および共通処理を一度に行うようにすることも可能である。

#### 【 0 2 0 0 】

次に、図 1 の統合処理ボックス 1 に接続される入力デバイス、出力デバイス、および蓄積デバイスと、その統合処理部ボックス 1 の統合処理部 2 7（図 2）で行われる共通処理および対応処理について、さらに説明する。

#### 【 0 2 0 1 】

上述したように、統合処理ボックス 1 には、そのデバイスに固有の部分だけで構成されるデバイス（対応デバイス）であっても、また、従来のデバイスのように、そのデバイスに固有の部分、共通処理を行う部分、対応処理を行う部分の 3 つの部分を持つデバイス（非対応デバイス）であっても、接続することができ

る。

#### 【 0 2 0 2 】

図 1 5 は、入力デバイスとしての、非対応デバイスのビデオカメラの構成例を示している。

#### 【 0 2 0 3 】

CCD (Charge Coupled Device) 4 1 は、被写体からの光を受光して光電変換を行うことで、その受光量に対応した電気信号を、S / H (Sample Hold) 回路 4 2 に出力する。S / H 回路 4 2 は、CCD 4 1 からの信号を、所定のタイミングでサンプルホールドし、AGC (Auto Gain Control) 回路 4 3 に出力する。AGC 回路 4 3 は、S / H 回路 4 2 の出力のゲインを調整 (AGC 処理) し、アナログ信号としての画像信号を、A / D (Analog/Digital) 変換回路 4 4 に供給する。A / D 変換回路 4 4 は、AGC 回路 4 3 からのアナログ信号の画像信号を A / D 変換し、ディジタル信号の画像データを、欠陥補正回路 4 5 に出力する。欠陥補正回路 4 5 は、A / D 変換回路 4 4 からの画像データに対し、CCD 4 1 の画素の欠陥に起因して、画素値が得られない画素の欠陥を補正する欠陥補正処理を施し、その結果得られる画像データを、WB (White Balance) 回路 4 6 に出力する。WB 回路 4 6 は、欠陥補正回路 4 5 が出力する画像データを構成する、例えば、R (Red), G (Green), B (Blue) の各成分のレベルを、あらかじめ調整されたホワイトバランスに基づいて調整 (ホワイトバランス処理) し、 $\gamma$  補正回路 4 7 に出力する。 $\gamma$  補正回路 4 7 は、WB 回路 4 6 が出力する画像データに対して、 $\gamma$  補正処理を施し、画素補間回路 4 8 に出力する。画素補間回路 4 8 は、 $\gamma$  補正回路 4 7 からの画像データを構成する各画素について、R, G, B の各成分のうちの必要な成分を補間する画素補間処理を行う。

#### 【 0 2 0 4 】

即ち、図 1 5 の実施の形態において、ビデオカメラは、例えば、いわゆる単板式のもので、CCD 4 1 の前段には、図示せぬ色フィルタが配置されている。従って、CCD 4 1 から得られる画像信号を構成する画素は、R 成分、G 成分、または B 成分のうちのいずれか 1 つの成分だけを有しており、他の 2 つの成分を有していない。具体的には、R 成分を有している画素は、G および B 成分を有して

おらず、G成分を有している画素は、RおよびB成分を有しておらず、B成分を有している画素は、RおよびG成分を有していない。そこで、画素補間回路48は、R成分を有している画素については、GおよびB成分を、G成分を有している画素については、RおよびB成分を、B成分を有している画素については、RおよびG成分を、それぞれ補間により求めて出力する。

## 【0205】

なお、ビデオカメラが、いわゆる3板式のものである場合には、画素補間回路48は、設ける必要がない。

## 【0206】

画素補間回路48が出力する画像データは、色マトリクス変換回路49に供給される。色マトリクス変換回路49は、画像データのR、G、B成分に、色マトリクス変換処理を施し、例えば、Y、R-Y、B-Yの画像データとして出力する。記録部50は、必要に応じて、色マトリクス変換回路49が出力する画像データを、ビデオテープ等の記録媒体に記録する。

## 【0207】

次に、図16は、入力デバイスとしての、対応デバイスのビデオカメラの構成例を示している。なお、図中、図15における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。

## 【0208】

図16のビデオカメラは、共通処理または対応処理を行うブロックである欠陥補正回路45、 $\gamma$ 補正回路47、画素補間回路48、および色マトリクス変換回路49を設けずに構成されている。

## 【0209】

従って、図16の対応デバイスであるビデオカメラでは、非対応デバイスのビデオカメラでは行われる欠陥補正処理、 $\gamma$ 補正処理、画素補間処理、色マトリクス変換処理等は行われなない。

## 【0210】

即ち、これらの共通処理または対応処理は、統合処理部27が行うから、対応デバイスのビデオカメラは、共通処理および対応処理を行うブロックを設けずに

構成することができる。

#### 【 0 2 1 1 】

次に、図 1 7 は、非対応デバイスであるビデオカメラにおける各処理と、統合処理部 2 7 で行われる共通処理および対応処理との対応関係を示している。

#### 【 0 2 1 2 】

非対応デバイスであるビデオカメラ 4 0 A では、A G C 処理、ホワイトバランス処理、画像データからノイズを除去するノイズ除去処理、欠陥補正処理、画素補間処理、画像データの周波数特性を補正する周波数特性補正処理、 $\gamma$  補正処理、色マトリクス変換処理、画像データを N T S C 方式のものに変換する N T S C エンコード処理等が行われる。なお、図 1 7 において（後述する図 2 0、図 2 4、図 2 6、図 3 8 においても同様）、ビデオカメラ 4 0 A の下部には、ビデオカメラ 4 0 A が行う処理を図示してあるが、そのうちの括弧が付されている処理は、必要に応じて行われる処理であることを示している。

#### 【 0 2 1 3 】

図 1 7 において、非対応デバイスであるビデオカメラ 4 0 A が行う処理のうち、ノイズ除去処理および N T S C エンコード処理は、一般に、入力デバイスが、ビデオカメラ 4 0 A であるかどうかには依存しないから、共通処理となる。また、欠陥補正処理、画素補間処理、周波数特性補正処理、 $\gamma$  補正処理、および色マトリクス変換処理は、入力デバイスが、ビデオカメラ 4 0 A であるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処理となる。

#### 【 0 2 1 4 】

入力デバイスとして、非対応デバイスであるビデオカメラ 4 0 A が統合処理ボックス 1（図 1）に接続され、そのビデオカメラ 4 0 A が出力する画像データが、統合処理部 2 7 に供給される場合には、統合処理部 2 7（図 2）は、画像データに対し、対応処理部群 2 8 において、対応処理としての欠陥補正処理、画素補間処理、周波数特性補正処理、 $\gamma$  補正処理、および色マトリクス変換処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としてのノイズ除去処理および N T S C エンコード処理を必要に応じて施す。

## 【 0 2 1 5 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、ビデオカメラ 4 0 A で行われたい処理を施す。あるいは、また、統合処理部 2 7 は、例えば、ビデオカメラ 4 0 A で行われる処理であっても、ビデオカメラ 4 0 A における処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

## 【 0 2 1 6 】

次に、図 1 8 は、出力デバイスとしての、非対応デバイスの C R T モニタの構成例を示している。

## 【 0 2 1 7 】

チューナ 6 1 は、図示せぬアンテナにおいて受信されたテレビジョン放送信号を受信し、所定のチャンネルの信号を選局して、V I F 回路 (Video Intermediate Frequency) 6 2 に供給する。V I F 回路 6 2 は、チューナ 6 1 の出力を、中間周波数の信号に変換し、セレクタ (SEL) 6 3 に供給する。セレクタ 6 3 は、V I F 回路 6 2 からの信号と、外部からのビデオ入力信号のうちのいずれか一方を選択し、A / D 変換回路 6 4 に供給する。A / D 変換回路 6 4 は、セレクタ 6 3 の出力を A / D 変換することで、アナログの画像信号からデジタルの画像データに変換し、Y / C 分離回路 6 5 に供給する。Y / C 分離回路 6 5 は、A / D 変換回路 6 4 の出力を、輝度信号 (Y) とクロマ信号 (C) に分離する。輝度信号は、画質調整回路 6 6 に供給され、クロマ信号は、クロマ復調回路 6 9 に供給される。

## 【 0 2 1 8 】

画質調整回路 6 6 は、Y / C 分離回路 6 5 からの輝度信号に対して、プリシュートおよびオーバーシュートを付加する、いわゆるアパーチャ補正等の画質調整処理を施し、コントラスト調整回路 6 7 に供給する。コントラスト調整回路 6 7 は、画質調整回路 6 6 からの輝度信号のコントラストを調整し、輝度補正回路 6 8 に供給する。輝度補正回路 6 8 は、コントラスト調整回路 6 7 からの輝度信号の直流分の再生等の輝度補正処理を行い、色マトリクス変換回路 7 0 に供給する。

## 【 0 2 1 9 】



一方、クロマ復調回路 6 9 は、Y/C 分離回路 6 5 からのクロマ信号から、カラーバースト信号を分離し、そのカラーバースト信号に基づいて、クロマ信号から、R-Y 信号と、B-Y 信号を復調して、色調整回路 7 4 を介して、色マトリクス変換回路 7 0 に供給する。ここで、色調整回路 7 4 では、ユーザの操作に応じて、クロマ復調回路 6 9 の出力に対して、色補正処理が施される。

#### 【 0 2 2 0 】

色マトリクス変換回路 7 0 は、輝度調整回路 6 8 からの輝度信号 (Y)、並びにクロマ復調回路 6 9 からの R-Y 信号および B-Y 信号を色マトリクス変換処理することにより、例えば、R、G、B の各成分からなる画像データに変換して、この R、G、B の各成分を、D/A 変換部 7 2 に供給する。また、色マトリクス変換回路 7 0 は、輝度信号、並びに R-Y 信号および B-Y 信号の色マトリクス変換処理において所定の同期信号を用いるが、この同期信号を、同期処理/偏向処理回路 7 1 に出力する。同期処理/偏向処理回路 7 1 は、色マトリクス変換回路 7 0 からの同期信号に基づいて、CRT 7 3 を駆動するための垂直方向の偏向信号 (V 偏向信号) と、水平方向の偏向信号 (H 偏向信号) を生成する。この V 偏向信号および H 偏向信号は、CRT 7 3 の図示せぬ偏向コイルに供給され、これにより、CRT 7 3 が駆動される。

#### 【 0 2 2 1 】

一方、D/A 変換部 7 2 は、色マトリクス変換回路 7 0 からのデジタル信号の R、G、B の各成分を D/A 変換し、その結果得られるアナログ信号の R、G、B の各成分を、CRT 7 3 に供給する。これにより、CRT 7 3 では、その R、G、B の各成分に対応する画像が表示される。

#### 【 0 2 2 2 】

なお、図 1 8 において、非対応デバイスの CRT モニタは、A/D 変換回路 6 4 および D/A 変換部 7 2 を設けずに構成することが可能である。

#### 【 0 2 2 3 】

次に、図 1 9 は、出力デバイスとしての、対応デバイスの CRT モニタの構成例を示している。なお、図中、図 1 8 における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。

【 0 2 2 4 】

図 1 9 の C R T モニタは、共通処理または対応処理を行うブロックである画質調整回路 6 6、コントラスト調整回路 6 7、輝度補正回路 6 8、色マトリクス変換回路 7 0、および色調整回路 7 4 を設けずに構成されている。

【 0 2 2 5 】

従って、図 1 9 の対応デバイスである C R T モニタでは、非対応デバイスの C R T モニタでは行われる画質調整処理、コントラスト調整処理、輝度補正処理、色マトリクス変換処理、色補正処理等を行われない。

【 0 2 2 6 】

即ち、これらの共通処理または対応処理は、統合処理部 2 7 が行うから、対応デバイスの C R T モニタは、共通処理および対応処理を行うブロックを設けずに構成することができる。

【 0 2 2 7 】

次に、図 2 0 は、非対応デバイスである C R T モニタにおける各処理と、統合処理部 2 7 で行われる共通処理および対応処理との対応関係を示している。

【 0 2 2 8 】

非対応デバイスである C R T モニタ 6 0 A では、A G C 処理、N T S C 方式の画像データを、R、G、B の各成分からなる画像データ等に変換する N T S C デコード処理、ノイズ除去処理、周波数特性補正処理、画素数を C R T モニタ 6 0 A の解像度等に適した数に変換する画素数変換処理、輝度を補正する輝度補正処理（図 1 8 の輝度補正回路 6 8 が行う処理に対応）、色マトリクス変換処理（図 1 8 の色マトリクス変換回路 7 0 が行う処理に対応）、画像データの色成分を C R T モニタ 6 0 A に適した特性に補正する色補正処理（図 1 8 の色調整回路 7 4 が行う処理に対応）等が行われる。

【 0 2 2 9 】

図 2 0 において、非対応デバイスである C R T モニタ 6 0 A が行う処理のうち、ノイズ除去処理および N T S C デコード処理は、一般に、出力デバイスが、C R T モニタ 6 0 A であるかどうかに関係しないから、共通処理となる。また、周波数特性補正処理、画素数変換処理、輝度補正処理、色マトリクス変換処理、色

補正処理は、出力デバイスが、CRTモニタ60Aであるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処理となる。

#### 【0230】

出力デバイスとして、非対応デバイスであるCRTモニタ60Aが統合処理ボックス1（図1）に接続され、そのCRTモニタ60Aに対して、画像データが供給される場合には、統合処理部27（図2）は、画像データに対し、対応処理部群28において、対応処理としての周波数特性補正処理、画素数変換処理、輝度補正処理、色マトリクス変換処理、および色補正処理を必要に応じて施すとともに、共通処理部群29において、共通処理としてのノイズ除去処理およびNTSCデコード処理を必要に応じて施す。

#### 【0231】

即ち、統合処理部27は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、CRTモニタ60Aで行われない処理を施す。あるいは、また、統合処理部27は、例えば、CRTモニタ60Aで行われる処理であっても、CRTモニタ60Aにおける処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

#### 【0232】

次に、図21は、統合処理ボックス1において、入力デバイスとしての対応デバイスのビデオカメラ40Bと、出力デバイスとしての対応デバイスのCRTモニタ60Bとが選択された状態を示している。なお、対応デバイスであるビデオカメラ40Bは、例えば、図16に示したように構成されるものであり、また、対応デバイスであるCRTモニタ60Bは、例えば、図19に示したように構成されるものである。

#### 【0233】

ビデオカメラ40Bが出力する画像データは、統合処理部27に供給される。統合処理部27（図2）は、共通処理群29において、画像データに対し、共通処理としてのノイズ除去処理を施す。さらに、統合処理部27は、対応処理部群28において、画像データに対し、ビデオカメラ40BとCRTモニタ60Bに適した対応処理としての欠陥補正処理、 $\gamma$ 補正処理、輝度補正処理、画素数変換

処理、ライン数変換処理、フレーム数変換処理、周波数特性変換処理、色変換処理、色マトリクス変換処理を施し、C R T モニタ 6 0 B に供給する。

【 0 2 3 4 】

即ち、例えば、画素数変換処理や、ライン数変換処理、フレーム数変換処理、および周波数特性変換処理は、ビデオカメラ 4 0 B が有する C C D の画素数や、C R T モニタ 6 0 B の走査方式（例えば、N T S C 方式か、または P A L 方式か、あるいはプログレッシブ方式かなど）、解像度（例えば、S D か、または H D か）等に基づいて、ビデオカメラ 4 0 B が出力する画像が、C R T モニタ 6 0 B において適切な状態で表示されるように行われる。

【 0 2 3 5 】

なお、図 2 1 の実施の形態において、欠陥補正処理、画素数変換処理、ライン数変換処理、およびフレーム数変換処理は、いずれも時空間処理に含まれる。また、 $\gamma$  補正処理および輝度補正処理は、画像の階調に影響する階調処理に含まれる。さらに、周波数特性変換処理は、周波数ボリューム処理に含まれる。また、色補正処理および色マトリクス変換処理は、画像データを構成する R, G, B の各成分（コンポーネント）についての処理であるコンポーネント間処理に含まれる。そして、これらの時空間処理、階調処理、周波数ボリューム処理、およびコンポーネント間処理は、いずれも、上述のクラス分類適応処理によって行うことが可能である。

【 0 2 3 6 】

従って、図 2 1 の実施の形態において、欠陥補正処理としての時空間補正、 $\gamma$  補正処理および輝度補正処理としての階調処理、画素数変換処理、ライン数変換処理、およびフレーム数変換処理としての時空間処理、周波数特性変換処理としての周波数ボリューム処理、色変換処理および色マトリクス変換処理としてのコンポーネント間処理は、それぞれ、対応する予測係数を学習しておいて個別に行うこともできるし、すべての処理を行う予測係数を学習しておいて一括して行うことも可能である。

【 0 2 3 7 】

なお、周波数ボリューム処理によれば、クラス分類適応処理で用いる予測係数

によって、画像の周波数特性を調整することができるが、どのような周波数特性にするかは、制御部 3 0 において、例えば、ユーザによるリモコン 5（図 1）の操作に基づいて設定することができる。また、この場合、制御部 3 0 において、ユーザによるリモコン 5 の操作に基づいて、ユーザの好みの周波数特性を推定するようにし、その後は、ユーザがリモコン 5 の操作を行わなくても、ユーザの好みにあった周波数特性が得られるような周波数ボリューム処理を行うようにすることが可能である。

## 【 0 2 3 8 】

ここで、図 2 1 において、時空間処理としての欠陥補正処理は、図 1 5 の欠陥補正回路 4 5 が行う処理に対応し、階調処理としての  $\gamma$  補正処理は、図 1 5 の  $\gamma$  補正回路 4 7 が行う処理に対応する。また、階調処理としての輝度補正処理は、図 1 5 の WB 回路 4 6 や、図 1 8 のコントラスト調整回路 6 7 が行う処理に対応し、コンポーネント間処理としての色マトリクス変換処理は、図 1 5 の色マトリクス変換回路 4 9 が行う処理に対応する。

## 【 0 2 3 9 】

なお、図 2 1 において、時空間処理としての画素数変換処理、ライン数変換処理、およびフレーム数変換処理、並びに周波数ボリューム処理としての周波数特性変換処理は、非対応デバイスでは行われていない処理であり、統合処理部 2 7 では、このような非対応デバイスで行われていない処理も、必要に応じて行われる点で、付加価値がある。即ち、例えば、統合処理部 2 7 では、ビデオカメラ 4 0 B が、NTSC 方式の画像を出力し、CRT モニタ 6 0 B が PAL 方式の画像を表示する場合には、ビデオカメラ 4 0 B が出力する NTSC 方式の画像を、CRT モニタ 6 0 B が表示する PAL 方式の画像に変換するために、時空間処理としてのライン数変換処理およびフレーム数変換処理が行われる。また、ビデオカメラ 4 0 B が、SD 画像を出力し、CRT モニタ 6 0 B が HD 画像を表示する場合には、ビデオカメラ 4 0 B が出力する SD 画像を、CRT モニタ 6 0 B が表示する HD 画像に変換するために、時空間処理としての画素数変換処理およびライン数変換処理が行われる。

## 【 0 2 4 0 】

次に、図 2 2 は、出力デバイスとしての、非対応デバイスの液晶モニタの構成例を示している。

#### 【 0 2 4 1 】

デコーダ 8 1 には、例えば、NTSC 方式などの複合画像信号 (VBS) が供給され、デコーダ 8 1 は、その画像信号を、R、G、B 成分からなるコンポーネントの画像信号に NTSC デコードし、A/D 変換回路 8 2 に供給する。A/D 変換回路 8 2 は、デコーダ 8 1 からの画像信号を A/D 変換することにより、アナログ信号からデジタル信号に変換し、そのデジタルの画像データを、水平レジスタ (H レジスタ) 8 3 に供給する。水平レジスタ 8 3 は、タイミングジェネレータ (TG) 8 9 から供給されるタイミング信号にしたがって、A/D 変換回路 8 2 からの画像データの 1 水平ラインの画素値を、順次ラッチする。ラインメモリ 8 4 は、水平レジスタ 8 3 に、1 水平ライン分の画像データ (画素値) がラッチされると、その 1 水平ライン分の画像データを一括して読み出して記憶する。レベル変換回路 8 5 は、ラインメモリ 8 5 に記憶された 1 水平ライン分の画像データを読み出し、そのレベルを変換 (レベル変換処理) して、多階調化回路 8 6 に供給する。多階調化回路 8 6 は、レベル変換回路 8 5 からの 1 水平ライン分の画像データに基づいて、多階調化された信号電圧を発生し (多階調化処理を行い)、D/A 変換回路 8 7 に供給する。D/A 変換回路 8 7 は、多階調化回路 8 6 からの、1 水平ライン分の画像データに対応する信号電圧を D/A 変換して、色補正回路 9 1 に供給し、色補正回路 9 1 は、D/A 変換回路 8 7 の出力に対して、色補正処理を施して、液晶パネル 8 8 に供給する。

#### 【 0 2 4 2 】

一方、タイミングジェネレータ 8 9 は、必要なタイミング信号を発生しており、その発生したタイミング信号を、水平レジスタ 8 3 およびスキャンドライバ 9 0 に供給している。スキャンドライバ 9 0 は、タイミングジェネレータ 8 9 からのタイミング信号にしたがって、液晶パネル 8 8 を駆動し、これにより、液晶パネル 8 8 では、D/A 変換回路 8 7 から供給される信号電圧に対応した画像が表示される。

#### 【 0 2 4 3 】

次に、図 2 3 は、出力デバイスとしての、対応デバイスの液晶モニタの構成例を示している。なお、図中、図 2 2 における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。

#### 【 0 2 4 4 】

図 2 3 の液晶モニタは、共通処理または対応処理を行うブロックであるデコーダ 8 1、レベル変換回路 8 5、および多階調化回路 8 6 を設けずに構成されている。

#### 【 0 2 4 5 】

従って、図 2 3 の対応デバイスである液晶モニタでは、非対応デバイスの液晶モニタでは行われる N T S C デコード処理、レベル変換処理、多階調化処理等は行われない。

#### 【 0 2 4 6 】

即ち、これらの共通処理または対応処理は、統合処理部 2 7 が行うから、対応デバイスの液晶モニタは、共通処理および対応処理を行うブロックを設けずに構成することができる。

#### 【 0 2 4 7 】

次に、図 2 4 は、非対応デバイスである液晶モニタにおける各処理と、統合処理部 2 7 で行われる共通処理および対応処理との対応関係を示している。

#### 【 0 2 4 8 】

非対応デバイスである液晶モニタ 8 0 A では、A G C 処理、N T S C デコード処理、 $\gamma$  補正処理、色マトリクス変換処理、色補正処理、黒レベル補正処理、シェーディング補正処理、画素数変換処理、周波数特性補正処理等が行われる。

#### 【 0 2 4 9 】

図 2 4 において、非対応デバイスである液晶モニタ 8 0 A が行う処理のうち、N T S C デコード処理は、一般に、出力デバイスが、液晶モニタ 8 0 A であるかどうかに関係しないから、共通処理となる。また、 $\gamma$  補正処理、色マトリクス変換処理、色補正処理、黒レベル補正処理、シェーディング補正処理、画素数変換処理、周波数特性補正処理は、出力デバイスが、液晶モニタ 8 0 A であるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処

理となる。

#### 【 0 2 5 0 】

出力デバイスとして、非対応デバイスである液晶モニタ 8 0 A が統合処理ボックス 1 (図 1) に接続され、その液晶モニタ 8 0 A に対して、画像データが供給される場合には、統合処理部 2 7 (図 2) は、画像データに対し、対応処理部群 2 8 において、対応処理としての  $\gamma$  補正処理、色マトリクス変換処理、色補正処理、黒レベル補正処理、シェーディング補正処理、画素数変換処理、および周波数特性補正処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としての NTSC デコード処理を必要に応じて施す。

#### 【 0 2 5 1 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、液晶モニタ 8 0 A で行われたい処理を施す。あるいは、また、統合処理部 2 7 は、例えば、液晶モニタ 8 0 A で行われる処理であっても、液晶モニタ 8 0 A における処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

#### 【 0 2 5 2 】

次に、図 2 5 は、統合処理ボックス 1 において、入力デバイスとしての対応デバイスのビデオカメラ 4 0 B と、出力デバイスとしての対応デバイスの液晶モニタ 8 0 B とが選択された状態を示している。なお、対応デバイスであるビデオカメラ 4 0 B は、上述したように、例えば、図 1 6 に示したように構成されるものであり、また、対応デバイスである液晶モニタ 8 0 B は、例えば、図 2 3 に示したように構成されるものである。

#### 【 0 2 5 3 】

ビデオカメラ 4 0 B が出力する画像データは、統合処理部 2 7 に供給される。統合処理部 2 7 (図 2) は、共通処理群 2 9 において、画像データに対し、共通処理としてのノイズ除去処理を施す。さらに、統合処理部 2 7 は、対応処理部群 2 8 において、画像データに対し、ビデオカメラ 4 0 B と液晶モニタ 8 0 B に適した対応処理としての欠陥補正処理、 $\gamma$  補正処理、階調補正処理、黒レベル補正処理、シェーディング処理、色マトリクス変換処理、色補正処理、画素数変換処



理、ライン数変換処理、周波数特性変換処理を施し、液晶モニタ 8 0 B に供給する。

#### 【 0 2 5 4 】

即ち、例えば、画素数変換処理や、ライン数変換処理、周波数特性変換処理は、ビデオカメラ 4 0 B が有する C C D の画素数や、液晶モニタ 8 0 B が表示可能な画像規格（例えば、V G A (Video Graphics Array) か、または S X G A (Super eXtended Graphics Array) かなど）、さらには、液晶モニタ 8 0 B を構成する液晶パネルにおける P W M (Pulse Width Modulation) や極性反転の方式等に基づいて、ビデオカメラ 4 0 B が出力する画像が、液晶モニタ 8 0 B において適切な状態で表示されるように行われる。

#### 【 0 2 5 5 】

なお、図 2 5 において、欠陥補正処理、画素数変換処理、およびライン数変換処理は、時空間処理に含まれ、 $\gamma$  補正処理、階調補正処理、黒レベル補正処理、およびシェーディング補正処理は、階調処理に含まれる。また、色補正処理および色マトリクス変換処理は、コンポーネント間処理に含まれ、周波数特性変換処理は、周波数ボリューム処理に含まれる。そして、これらの時空間処理、階調処理、周波数ボリューム処理、およびコンポーネント間処理は、上述したように、いずれも、クラス分類適応処理によって行うことが可能であり、従って、それぞれの処理は、対応する予測係数を学習しておいて個別に行うこともできるし、すべての処理を行う予測係数を学習しておいて一括して行うことも可能である。

#### 【 0 2 5 6 】

ここで、図 2 5 の実施の形態においては、出力デバイスとして、液晶モニタを用いるようにしたが、出力デバイスとしては、その他、例えば、プラズマディスプレイ等のフラットディスプレイを採用することができる。出力デバイスとして、フラットディスプレイ全般を用いることを可能とした場合には、フラットディスプレイが、例えば、液晶モニタであるか、またはプラズマディスプレイであるか等によって、対応処理の処理内容が異なるものとなる（例えば、異なる予測係数を用いて、クラス分類適応処理が行われる）。

#### 【 0 2 5 7 】

また、図 2 5 において、時空間処理としての欠陥補正処理は、図 1 5 の欠陥補正回路 4 5 が行う処理に対応し、階調処理としての $\gamma$ 補正処理は、図 1 5 の $\gamma$ 補正回路 4 7 が行う処理に対応する。さらに、階調処理としての階調補正処理および黒レベル補正処理は、図 2 2 のレベル変換回路 8 5 や多階調化回路 8 6 が行う処理に対応し、コンポーネント間処理としての色マトリクス変換処理は、図 1 5 の色マトリクス変換回路 4 9 が行う処理に対応する。

## 【 0 2 5 8 】

なお、図 2 5 においても、図 2 1 で説明した場合と同様に、時空間処理としての画素数変換処理およびライン数変換処理、並びに周波数ボリューム処理としての周波数特性変換処理は、非対応デバイスでは行われていない処理であり、統合処理部 2 7 では、このような非対応デバイスで行われていない処理も、必要に応じて行われる点で、付加価値がある。

## 【 0 2 5 9 】

次に、図 2 6 は、非対応デバイスのプロジェクタを出力デバイスとした場合における、そのプロジェクタの各処理と、統合処理部 2 7 で行われる共通処理および対応処理との対応関係を示している。

## 【 0 2 6 0 】

非対応デバイスであるプロジェクタ 9 1 A では、例えば、図 2 4 で説明した非対応デバイスの液晶モニタ 8 0 A における場合と同様に、A G C 処理、N T S C デコード処理、 $\gamma$ 補正処理、色マトリクス変換処理、色補正処理、黒レベル補正処理、シェーディング補正処理、画素数変換処理、周波数特性補正処理等が行われる。

## 【 0 2 6 1 】

従って、図 2 6 においても、図 2 4 における場合と同様に、非対応デバイスであるプロジェクタ 9 1 A が行う処理のうち、N T S C デコード処理は、共通処理となり、 $\gamma$ 補正処理、色マトリクス変換処理、色補正処理、黒レベル補正処理、シェーディング補正処理、画素数変換処理、周波数特性補正処理は、対応処理となる。

## 【 0 2 6 2 】

出力デバイスとして、非対応デバイスであるプロジェクタ 9 1 A が統合処理ボックス 1 (図 1) に接続され、そのプロジェクタ 9 1 A に対して、画像データが供給される場合には、統合処理部 2 7 (図 2) は、画像データに対し、対応処理部群 2 8 において、対応処理としての  $\gamma$  補正処理、色マトリクス変換処理、色補正処理、黒レベル補正処理、シェーディング補正処理、画素数変換処理、および周波数特性補正処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としての NTSC デコード処理を必要に応じて施す。

## 【 0 2 6 3 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、プロジェクタ 9 1 A で行われたい処理を施す。あるいは、また、統合処理部 2 7 は、例えば、プロジェクタ 9 1 A で行われる処理であっても、プロジェクタ 9 1 A における処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

## 【 0 2 6 4 】

次に、図 2 7 は、統合処理ボックス 1 において、入力デバイスとしての対応デバイスのビデオカメラ 4 0 B と、出力デバイスとしての対応デバイスのプロジェクタ 9 1 B とが選択された状態を示している。

## 【 0 2 6 5 】

ビデオカメラ 4 0 B が出力する画像データは、統合処理部 2 7 に供給される。統合処理部 2 7 (図 2) は、共通処理群 2 9 において、画像データに対し、共通処理としてのノイズ除去処理を施す。さらに、統合処理部 2 7 は、対応処理部群 2 8 において、画像データに対し、ビデオカメラ 4 0 B とプロジェクタ 9 1 B に適した対応処理としての欠陥補正処理、 $\gamma$  補正処理、階調補正処理、黒レベル補正処理、シェーディング処理、色マトリクス変換処理、色補正処理、画素数変換処理、ライン数変換処理、周波数特性変換処理を施し、プロジェクタ 9 1 B に供給する。

## 【 0 2 6 6 】

即ち、例えば、画素数変換処理や、ライン数変換処理、周波数特性変換処理は、ビデオカメラ 4 0 B が有する CCD の画素数や、プロジェクタ 9 1 B が表示可

能な画像規格（例えば、VGAか、またはSXGAかなど）、さらには、プロジェクタ91Bにおける画像の表示方式（例えば、CRTを利用した方式、液晶パネル（LCD）を利用した方式、DMD(Digital Micromirror Device)等を利用したDLP(Digital Light Processing)方式（DMD, DLPは商標）、またはILA(Image Light Amplifier)を利用したもの等）、プロジェクタ91BにおけるPWMの方式等に基づいて、ビデオカメラ40Bが出力する画像が、プロジェクタ91Bにおいて適切な状態で表示されるように行われる。

## 【0267】

なお、図27においても、図25における場合と同様に、欠陥補正処理、画素数変換処理、およびライン数変換処理は、時空間処理に含まれ、 $\gamma$ 補正処理、階調補正処理、黒レベル補正処理、およびシェーディング補正処理は、階調処理に含まれる。また、色補正処理および色マトリクス変換処理は、コンポーネント間処理に含まれ、周波数特性変換処理は、周波数ボリューム処理に含まれる。そして、これらの時空間処理、階調処理、周波数ボリューム処理、およびコンポーネント間処理は、上述したように、いずれも、クラス分類適応処理によって行うことが可能であり、従って、それぞれの処理は、対応する予測係数を学習しておいて個別に行うこともできるし、すべての処理を行う予測係数を学習しておいて一括して行うことも可能である。

## 【0268】

次に、図28は、非対応デバイスのデジタル（スチル）カメラを入力デバイスとするとともに、非対応デバイスのプリンタを出力デバイスとした場合における、そのデジタルカメラとプリンタそれぞれの各処理と、統合処理部27で行われる共通処理および対応処理との対応関係を示している。

## 【0269】

非対応デバイスであるデジタルカメラ92Aでは、例えば、AGC処理、ホワイトバランス処理、ノイズ除去処理、欠陥補正処理、画素補間処理、周波数特性補正処理、 $\gamma$ 補正処理、色マトリクス変換処理等が行われる。なお、デジタルカメラ92Aは、基本的には、図15に示した非対応デバイスのビデオカメラと同様に構成される。

## 【 0 2 7 0 】

図 2 8 において、非対応デバイスであるデジタルカメラ 9 2 A が行う処理のうち、ノイズ除去処理は、一般に、入力デバイスが、デジタルカメラ 9 2 A であるかどうかに関係しないから、共通処理となる。また、欠陥補正処理、画素補間処理、周波数特性補正処理、 $\gamma$  補正処理、色マトリクス変換処理は、入力デバイスが、デジタルカメラ 9 2 A であるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処理となる。

## 【 0 2 7 1 】

入力デバイスとして、非対応デバイスであるデジタルカメラ 9 2 A が統合処理ボックス 1 (図 1) に接続され、そのデジタルカメラ 9 2 A に対して、画像データが供給される場合には、統合処理部 2 7 (図 2) は、画像データに対し、対応処理部群 2 8 において、対応処理としての欠陥補正処理、画素補間処理、周波数特性補正処理、 $\gamma$  補正処理、色マトリクス変換処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としてのノイズ除去処理を必要に応じて施す。

## 【 0 2 7 2 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、デジタルカメラ 9 2 A で行われない処理を施す。あるいは、また、統合処理部 2 7 は、例えば、デジタルカメラ 9 2 A で行われる処理であっても、デジタルカメラ 9 2 A における処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

## 【 0 2 7 3 】

一方、非対応デバイスであるプリンタ 9 3 A では、例えば、色マトリクス変換処理、ノイズ除去のためのフィルタ処理、 $\gamma$  補正処理、画素数変換処理、濃度変換処理、ディザ処理等が行われる。

## 【 0 2 7 4 】

図 2 8 において、非対応デバイスであるプリンタ 9 3 A が行う処理のうち、ノイズ除去のためのフィルタ処理は、一般に、出力デバイスが、プリンタ 9 3 A であるかどうかに関係しないから、共通処理となる。また、色マトリクス変換処理

、 $\gamma$ 補正処理、画素数変換処理、濃度変換処理、ディザ処理は、出力デバイスが、プリンタ 9 3 A であるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処理となる。

【 0 2 7 5 】

出力デバイスとして、非対応デバイスであるプリンタ 9 3 A が統合処理ボックス 1 (図 1) に接続され、そのプリンタ 9 3 A に対して、画像データが供給される場合には、統合処理部 2 7 (図 2) は、画像データに対し、対応処理部群 2 8 において、対応処理としての色マトリクス変換処理、 $\gamma$ 補正処理、画素数変換処理、濃度変換処理、ディザ処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としてのフィルタ処理を必要に応じて施す。

【 0 2 7 6 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、プリンタ 9 3 A で行われたい処理を施す。あるいは、また、統合処理部 2 7 は、例えば、プリンタ 9 3 A で行われる処理であっても、プリンタ 9 3 A における処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

【 0 2 7 7 】

次に、図 2 9 は、図 2 8 の非対応デバイスのプリンタ 9 3 A の構成例を示している。

【 0 2 7 8 】

プリンタ 9 3 A には、外部から、印刷対象の画像データを構成する R, G, B の各成分が供給され、R メモリ 1 0 1 R は R 成分を、G メモリ 1 0 1 G は G 成分を、B メモリ 1 0 1 B は B 成分を、それぞれ記憶する。

【 0 2 7 9 】

色マトリクス変換回路 1 0 2 は、R メモリ 1 0 1 R, G メモリ 1 0 1 G, B メモリ 1 0 1 B から、それぞれに記憶された R, G, B 成分を読み出し、色マトリクス変換処理を施すことにより、Y, M, C の各成分で構成される画像データに変換する。なお、色マトリクス変換回路 1 0 2 には、R, G, B 成分でなる画像データを、Y, M, C 成分に、K (黒) 各成分を加えた画像データに変換させる

ことも可能である。

#### 【 0 2 8 0 】

色マトリクス変換回路 1 0 2 で得られた Y, M, C の各成分は、フィルタ 1 0 3 に供給され、フィルタ 1 0 3 は、Y, M, C の各成分に対して、ノイズ除去のためのフィルタ処理を施し、 $\gamma$ 補正回路 1 0 4 に供給する。 $\gamma$ 補正回路 0 1 4 は、フィルタ 1 0 3 からの Y, M, C の各成分で構成される画像データを  $\gamma$ 補正し、画素数変換回路 1 0 5 に供給する。画素数変換回路 1 0 5 は、 $\gamma$ 補正回路 1 0 4 からの画像データの画素数を、プリンタ 9 3 A に適した画素数に変換し、その変換後の画像データを、階調変換回路 1 0 6 に供給する。階調変換回路 1 0 6 は、画素数変換回路 1 0 5 からの画像データに対して、濃度変換処理やディザ処理といった階調変換処理を施し、印画機構 1 0 7 に供給する。印画機構 1 0 7 は、階調変換回路 1 0 6 からの画像データにしたがって、所定の用紙に、画像を印刷する。

#### 【 0 2 8 1 】

次に、図 3 0 は、統合処理ボックス 1 において、入力デバイスとしての対応デバイスのデジタルカメラ 9 2 B と、出力デバイスとしての対応デバイスのプリンタ 9 3 B とが選択された状態を示している。

#### 【 0 2 8 2 】

デジタルカメラ 9 2 B が出力する画像データは、統合処理部 2 7 に供給される。統合処理部 2 7 (図 2) は、共通処理群 2 9 において、画像データに対し、共通処理としてのノイズ除去処理を施す。さらに、統合処理部 2 7 は、対応処理部群 2 8 において、画像データに対し、デジタルカメラ 9 2 B とプリンタ 9 3 B に適した対応処理を施す。即ち、統合処理部 2 7 は、対応処理部群 2 8 において、画像データに対して、時空間処理である欠陥補正処理および補間フィルタ処理、コンポーネント間処理である色補正処理および色マトリクス変換処理、時空間処理である画素数変換処理およびライン数変換処理、周波数ボリューム処理である周波数特性変換処理、並びに階調処理である濃度変換処理およびディザ処理を施し、プリンタ 9 3 B に供給する。

#### 【 0 2 8 3 】

即ち、例えば、画素数変換処理や、ライン数変換処理、周波数特性変換処理は、デジタルカメラ 9 2 B が有する CCD の画素数や、プリンタ 9 3 B の印刷方式（例えば、レーザ方式、昇華方式、またはインクジェット方式など）等に基づいて、デジタルカメラ 9 2 B が出力する画像が、プリンタ 9 3 B において適切な状態で印刷されるように行われる。

#### 【 0 2 8 4 】

なお、図 3 0 においても、図 2 5 における場合と同様に、時空間処理、階調処理、周波数ボリューム処理、およびコンポーネント間処理は、いずれも、クラス分類適応処理によって行うことが可能であり、従って、それぞれの処理は、対応する予測係数を学習しておいて個別に行うこともできるし、すべての処理を行う予測係数を学習しておいて一括して行うことも可能である。

#### 【 0 2 8 5 】

ここで、図 3 0 において、共通処理であるノイズ除去処理は、図 2 9 のフィルタ 1 0 3 が行う処理に対応する。また、時空間処理としての欠陥補正処理は、図 1 5 の欠陥補正回路 4 5 が行う処理に対応し、時空間処理としての補間フィルタ処理は、図 1 5 の画素補間回路 4 8 が行う処理に対応する。さらに、コンポーネント間処理としての色補正処理は、図 1 5 の WB 回路 4 6 や図 2 9 のフィルタ 1 0 3 が行う処理に対応し、コンポーネント間処理としての色マトリクス変換処理は、図 1 5 の色マトリクス変換回路 4 9 や図 2 9 の色マトリクス変換回路 1 0 2 が行う処理に対応する。また、時空間処理としての画素数変換処理およびライン数変換処理は、図 2 9 の画素数変換処理回路 1 0 5 が行う処理に対応し、階調処理としての濃度変換処理は、図 1 5 の  $\gamma$  補正回路 4 7 や図 2 9 の  $\gamma$  補正回路 1 0 4 が行う処理に対応する。さらに、階調処理としてのディザ処理は、図 2 9 の階調変換回路 1 0 6 が行う処理に対応する。

#### 【 0 2 8 6 】

なお、図 3 0 においても、図 2 1 で説明した場合と同様に、周波数ボリューム処理としての周波数特性変換処理は、非対応デバイスでは行われていない処理であり、統合処理部 2 7 では、このような非対応デバイスで行われていない処理も、必要に応じて行われる点で、付加価値がある。



## 【 0 2 8 7 】

次に、図 3 1 は、図 3 0 の対応デバイスであるプリンタ 9 3 B の構成例を示している。なお、図中、図 2 9 における場合と対応する部分については、同一の符号を付してある。

## 【 0 2 8 8 】

プリンタ 9 3 B には、統合処理部 2 7 が図 3 0 で説明したような処理を行うことにより出力する画像データを構成する Y, M, C の各成分が供給され、Y メモリ 1 0 8 Y は Y 成分を、M メモリ 1 0 8 M は M 成分を、C メモリ 1 0 8 C は C 成分を、それぞれ記憶する。そして、印画機構 1 0 7 は、Y メモリ 1 0 8 Y, M メモリ 1 0 8 M, C メモリ 1 0 8 C から、それぞれに記憶された Y, M, C 成分を読み出し、その Y, M, C 成分にしたがって、所定の用紙に、対応する画像を印刷する。

## 【 0 2 8 9 】

共通処理、対応処理は、統合処理部 2 7 が行うから、対応デバイスのプリンタ 9 3 B は、共通処理および対応処理を行うブロックを設けずに構成することができる。即ち、対応デバイスであるプリンタ 9 3 B は、図 3 1 に示したように、共通処理、対応処理を行うブロックである図 2 9 の色マトリクス変換回路 1 0 2、フィルタ回路 1 0 3、 $\gamma$  補正回路 1 0 4、画素数変換回路 1 0 5、および階調変換回路 1 6 を設けずに構成することができる。

## 【 0 2 9 0 】

次に、図 3 2 は、非対応デバイスのイメージスキャナを入力デバイスとした場合における、そのイメージスキャナの各処理と、統合処理部 2 7 で行われる共通処理および対応処理との対応関係を示している。

## 【 0 2 9 1 】

非対応デバイスであるイメージスキャナ 9 4 A では、例えば、A G C 処理、ノイズ除去処理、黒レベル補正処理、シェーディング処理、周波数特性補正処理、 $\gamma$  補正処理、色マトリクス変換処理等が行われる。

## 【 0 2 9 2 】

図 3 2 において、非対応デバイスであるイメージスキャナ 9 4 A が行う処理の

うち、ノイズ除去処理は、一般に、入力デバイスが、イメージスキャナ 9 4 A であるかどうかによって依存しないから、共通処理となる。また、黒レベル補正処理、シェーディング処理、周波数特性補正処理、 $\gamma$ 補正処理、色マトリクス変換処理は、入力デバイスが、イメージスキャナ 9 4 A であるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処理となる。

## 【 0 2 9 3 】

入力デバイスとして、非対応デバイスであるイメージスキャナ 9 4 A が統合処理ボックス 1 (図 1) に接続され、そのイメージスキャナ 9 4 A に対して、画像データが供給される場合には、統合処理部 2 7 (図 2) は、画像データに対し、対応処理部群 2 8 において、対応処理としての黒レベル補正処理、シェーディング処理、周波数特性補正処理、 $\gamma$ 補正処理、色マトリクス変換処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としてのノイズ除去処理を必要に応じて施す。

## 【 0 2 9 4 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、イメージスキャナ 9 4 A で行われたい処理を施す。あるいは、また、統合処理部 2 7 は、例えば、イメージスキャナ 9 4 A で行われる処理であっても、イメージスキャナ 9 4 A における処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

## 【 0 2 9 5 】

次に、図 3 3 は、統合処理ボックス 1 において、入力デバイスとしての対応デバイスのイメージスキャナ 9 4 B と、出力デバイスとしての対応デバイスのプリンタ 9 3 B とが選択された状態を示している。

## 【 0 2 9 6 】

イメージスキャナ 9 4 B が出力する画像データは、統合処理部 2 7 に供給される。統合処理部 2 7 (図 2) は、共通処理部群 2 9 において、画像データに対し、共通処理としてのノイズ除去処理を施す。さらに、統合処理部 2 7 は、対応処理部群 2 8 において、画像データに対し、イメージスキャナ 9 4 B とプリンタ 9 3 B に適した対応処理を施す。即ち、統合処理部 2 7 は、対応処理部群 2 8 におい

て、画像データに対して、階調処理である $\gamma$ 補正処理および黒レベル補正処理、コンポーネント間処理である色補正処理および色マトリクス変換処理、時空間処理である画素数変換処理およびライン数変換処理、周波数ボリューム処理である周波数特性変換処理、並びに階調処理であるシェーディング補正処理、濃度変換処理、およびディザ処理を施し、プリンタ 9 3 B に供給する。

## 【 0 2 9 7 】

即ち、例えば、画素数変換処理や、ライン数変換処理、周波数特性変換処理等は、イメージスキャナ 9 4 B が有する C C D の画素数や、プリンタ 9 3 B の印刷方式等に基づいて、イメージスキャナ 9 4 B が出力する画像が、プリンタ 9 3 B において適切な状態で印刷されるように行われる。

## 【 0 2 9 8 】

なお、図 3 3 においても、図 2 5 における場合と同様に、時空間処理、階調処理、周波数ボリューム処理、およびコンポーネント間処理は、いずれも、クラス分類適応処理によって行うことが可能で、従って、それぞれの処理は、対応する予測係数を学習しておいて個別に行うこともできるし、すべての処理を行う予測係数を学習しておいて一括して行うことも可能である。

## 【 0 2 9 9 】

また、図 3 3 において、黒レベル補正処理およびシェーディング補正処理は、非対応デバイスのイメージスキャナで行われる対応処理に相当する。

## 【 0 3 0 0 】

次に、図 3 4 は、非対応デバイスの V C R を蓄積デバイスとした場合における、その V C R の各処理と、統合処理部 2 7 で行われる共通処理および対応処理との対応関係を示している。

## 【 0 3 0 1 】

非対応デバイスである V C R 9 5 A では、記録（書き込み）時においては、例えば、ノイズ除去処理、フィルタによる前処理、M P E G 方式等による圧縮処理、エラー訂正符号化処理、チャネル符号化処理等が行われ、再生（読み出し）時においては、例えば、チャネル復号処理、エラー訂正処理、伸張処理（例えば、M P E G 方式等による復号処理）、フィルタによる後処理等が行われる。

## 【 0 3 0 2 】

図 3 4 において、非対応デバイスである V C R 9 5 A が行う処理のうち、ノイズ除去処理、並びに M P E G 方式等による圧縮処理および伸張処理は、一般に、蓄積デバイスが、V C R 9 5 A であるかどうかには依存しないから、共通処理となる。また、前処理、エラー訂正符号化処理、チャンネル符号化処理、チャンネル復号処理、エラー訂正処理、後処理は、蓄積デバイスが、V C R 9 5 A であるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処理となる。

## 【 0 3 0 3 】

蓄積デバイスとして、非対応デバイスである V C R 9 5 A が統合処理ボックス 1 (図 1) に接続され、その V C R 9 5 A に対して、画像データが供給される場合 (記録される場合) には、統合処理部 2 7 (図 2) は、画像データに対し、対応処理部群 2 8 において、対応処理としての前処理、エラー訂正符号化処理、チャンネル符号化処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としてのノイズ除去処理、圧縮処理を必要に応じて施す。また、V C R 9 5 A から、画像データが再生される場合には、統合処理部 2 7 (図 2) は、その再生された画像データに対し、対応処理部群 2 8 において、対応処理としてのチャンネル復号処理、エラー訂正処理、後処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としてのノイズ除去処理、伸張処理を必要に応じて施す。

## 【 0 3 0 4 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理のうちの、例えば、V C R 9 5 A で行われない処理を施す。あるいは、また、統合処理部 2 7 は、例えば、V C R 9 5 A で行われる処理であっても、V C R 9 5 A における処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

## 【 0 3 0 5 】

次に、図 3 5 は、図 3 4 の非対応デバイスの V C R 9 5 A の構成例を示している。

## 【 0 3 0 6 】

記録時においては、記録対象の画像データは、ノイズ処理回路 1 1 1 に供給され、ノイズ処理回路 1 1 1 は、そこに供給される画像データのノイズを除去するノイズ除去処理を行い、前処理回路 1 1 2 に供給する。前処理回路 1 1 2 は、ノイズ処理回路 1 1 1 からの画像データに対して、前処理を施し、圧縮回路 1 1 3 に供給する。圧縮回路 1 1 3 は、前処理回路 1 1 2 からの画像データを M P E G 符号化等することによって圧縮し、エラー訂正符号化回路 1 1 4 に供給する。エラー訂正符号化回路 1 1 4 は、エラー訂正符号を演算し、圧縮回路 1 1 3 の出力に付加して、チャンネル符号化回路 1 1 5 に供給する。チャンネル符号化回路 1 1 5 は、エラー訂正符号化回路 1 1 4 の出力をチャンネル符号化し、記録アンプ 1 1 6 に供給する。記録アンプ 1 1 6 は、チャンネル符号化回路 1 1 5 の出力を増幅し、記録信号として、ヘッド系 1 1 7 に供給する。ヘッド系 1 1 7 では、記録アンプ 1 1 6 からの記録信号に対応して、ビデオテープ等の記録媒体に対してデータの記録が行われる。

## 【 0 3 0 7 】

一方、再生時においては、ヘッド系 1 1 7 において、ビデオテープ等の記録媒体からデータが再生され、その再生データは、再生アンプ 1 1 8 に供給される。再生アンプ 1 1 8 は、ヘッド系 1 1 7 からの再生データが増幅され、チャンネル復号回路 1 1 9 に供給される。チャンネル復号回路 1 1 9 は、再生アンプ 1 1 8 からの再生データをチャンネル復号し、エラー訂正回路 1 2 0 に供給する。エラー訂正回路 1 2 0 は、チャンネル復号された再生データのエラー検出を行い、エラーがある場合には、その訂正を行って、伸張回路 1 2 1 に供給する。伸張回路 1 2 1 は、エラー訂正回路 1 2 0 の出力を伸張し、元の画像データに復号して、後処理回路 1 2 2 に供給する。後処理回路 1 2 2 は、伸張回路 1 2 1 からの画像データに対して後処理を施して出力する。

## 【 0 3 0 8 】

次に、図 3 6 は、統合処理ボックス 1 において、蓄積デバイスとしての対応デバイスの V C R 9 5 B と、出力デバイスとしての対応デバイスの C R T モニタ 6 0 B とが選択された状態を示している。

## 【 0 3 0 9 】

VCR 9 5 B は、例えば、対応デバイスであるビデオカメラと一体的に構成されている VCR であり、画像の記録時においては、図 3 6 において太い矢印で示すように、対応デバイスのビデオカメラで撮影された画像データが、統合処理部 2 7 に供給される。統合処理部 2 7 (図 2) は、共通処理群 2 9 において、画像データに対し、共通処理としてのノイズ除去処理を施し、さらに、対応処理部群 2 8 において、ノイズ除去後の画像データに対し、VCR 9 5 B に適した対応処理として、時空間処理である前処理を施す。続いて、統合処理部 2 7 は、共通処理部群 2 9 において、画像データに対し、共通処理としての圧縮処理を施し、さらに、対応処理部群 2 8 において、その圧縮された画像データに対し、VCR 9 5 B に適した対応処理として、時空間処理であるエラー訂正符号化処理およびチャンネル符号化処理を施し、VCR 9 5 B に供給して記録させる。

## 【 0 3 1 0 】

一方、画像の再生時においては、図 3 6 において細い矢印で示すように、VCR 9 5 B から再生された再生データが、統合処理部 2 7 に供給される。統合処理部 2 7 (図 2) は、対応処理部群 2 8 において、VCR 9 5 B からの再生データに対し、VCR 9 5 B に適した対応処理として、時空間処理であるチャンネル復号処理およびエラー訂正処理を施し、さらに、共通処理部群 2 9 において、エラー訂正処理後の再生データに対し、共通処理としての伸張処理を施し、画像データに復号する。続いて、統合処理部 2 7 は、対応処理部群 2 8 において、伸張処理によって得られた画像データに対し、VCR 9 5 B に適した対応処理として、時空間処理である前処理を施し、さらに、CRT モニタ 6 0 B に適した対応処理として、階調処理である  $\gamma$  補正処理および輝度補正処理、時空間処理である画素数変換処理、ライン数変換処理、およびフレーム数変換処理、周波数ボリューム処理である周波数特性変換処理、並びにコンポーネント間処理である色補正処理および色マトリクス変換処理を施し、CRT モニタ 6 0 B に供給して表示させる。

## 【 0 3 1 1 】

なお、図 3 6 においても、図 2 5 における場合と同様に、画像の再生時に行われる時空間処理、階調処理、周波数ボリューム処理、およびコンポーネント間処

理は、いずれも、クラス分類適応処理によって行うことが可能であり、従って、それぞれの処理は、対応する予測係数を学習しておいて個別に行うこともできるし、すべての処理を行う予測係数を学習しておいて一括して行うことも可能である。

### 【 0 3 1 2 】

ここで、図 3 6 において、共通処理であるノイズ除去処理は、図 3 5 のノイズ処理回路 1 1 1 が行う処理に対応する。また、時空間処理としての前処理は、図 3 5 の前処理回路 1 1 2 が行う処理に対応し、時空間処理としての後処理は、図 3 5 の後処理回路 1 2 2 が行う処理に対応する。さらに、共通処理としての圧縮処理は、図 3 5 の圧縮回路 1 1 3 が行う処理に対応し、共通処理としての伸張処理は、図 3 5 の伸張回路 1 2 1 が行う処理に対応する。また、時空間処理としてのエラー訂正符号化処理は、図 3 5 のエラー訂正符号化回路 1 1 4 が行う処理に対応し、時空間処理としてのエラー訂正処理は、図 3 5 のエラー訂正回路 1 2 0 が行う処理に対応する。さらに、時空間処理としてのチャネル符号化処理は、図 3 5 のチャネル符号化回路 1 1 5 が行う処理に対応し、時空間処理としてのチャネル復号処理は、図 3 5 のチャネル復号回路 1 1 9 が行う処理に対応する。また、コンポーネント間処理としての色補正処理は、図 1 8 の色調整回路 7 4 が行う処理に対応し、コンポーネント間処理としての色マトリクス変換処理は、図 1 8 の色マトリクス変換回路 7 0 が行う処理に対応する。さらに、階調処理としての $\gamma$ 補正処理は、図 1 8 の輝度補正回路 6 8 が行う処理に対応し、階調処理としての輝度補正処理は、図 1 8 のコントラスト調整回路 6 7 や輝度補正回路 6 8 が行う処理に対応する。

### 【 0 3 1 3 】

次に、図 3 7 は、図 3 6 の対応デバイスである V C R 9 5 B の構成例を示している。なお、図中、図 3 5 における場合と対応する部分については、同一の符号を付してある。

### 【 0 3 1 4 】

共通処理、対応処理は、統合処理部 2 7 が行うから、対応デバイスの V C R 9 5 B は、共通処理および対応処理を行うブロックを設けずに構成することができ

る。即ち、対応デバイスである V C R 9 5 B は、図 3 7 に示したように、共通処理、対応処理を行うブロックである図 3 5 のノイズ処理回路 1 1 1、前処理回路 1 1 2、圧縮回路 1 1 3、エラー訂正符号化回路 1 1 4、チャンネル符号化回路 1 1 5、チャンネル復号回路 1 1 9、エラー訂正回路 1 2 0、伸張回路 1 2 1、および後処理回路 1 2 2 を設けずに構成することができる。

#### 【 0 3 1 5 】

次に、図 3 8 は、非対応デバイスの D V D プレーヤを蓄積デバイスとした場合における、その D V D プレーヤの各処理と、統合処理部 2 7 で行われる共通処理および対応処理との対応関係を示している。

#### 【 0 3 1 6 】

非対応デバイスである D V D プレーヤ 9 6 A では、例えば、チャンネル復号処理、エラー訂正処理、M P E G 方式等による復号処理、フィルタによる後処理、N T S C エンコード処理等が行われる。

#### 【 0 3 1 7 】

図 3 8 において、非対応デバイスである D V D プレーヤ 9 6 A が行う処理のうち、N T S C エンコード処理、および M P E G 方式による復号処理は、一般に、入力デバイスが、D V D プレーヤ 9 6 A であるかどうか依存しないから、共通処理となる。また、チャンネル復号処理、エラー訂正処理、フィルタによる後処理は、入力デバイスが、D V D プレーヤ 9 6 A であるのか、あるいはその他のデバイスであるのかによって、処理内容が異なるから、対応処理となる。

#### 【 0 3 1 8 】

蓄積デバイスとして、非対応デバイスである D V D プレーヤ 9 6 A が統合処理ボックス 1 (図 1) に接続され、その D V D プレーヤ 9 6 A から画像データが再生されて、統合処理ボックス 1 に供給される場合には、統合処理部 2 7 (図 2) は、画像データに対し、対応処理部群 2 8 において、チャンネル復号処理、エラー訂正処理、後処理を必要に応じて施すとともに、共通処理部群 2 9 において、共通処理としての復号処理、N T S C エンコード処理を必要に応じて施す。

#### 【 0 3 1 9 】

即ち、統合処理部 2 7 は、自身が行うことが可能な対応処理および共通処理の



うちの、例えば、DVDプレーヤ96Aで行われない処理を施す。あるいは、また、統合処理部27は、例えば、DVDプレーヤ96Aで行われる処理であっても、DVDプレーヤ96Aにおける処理よりも適切な対応処理または共通処理を行うことができる場合には、その適切な対応処理または共通処理を施す。

【0320】

次に、図39は、図38の非対応デバイスのDVDプレーヤ96Aの構成例を示している。

【0321】

DVD131は、スピンドルモータ132によって回転駆動され、ピックアップ134は、DVD131にビーム光を照射し、その反射光を受光する。さらに、ピックアップ134は、その受光量に応じた再生信号を、サーボ回路133およびチャンネル復号回路135に供給する。サーボ回路133は、ピックアップ134からの再生信号に基づいて、スピンドルモータ132およびピックアップ134を制御する。

【0322】

一方、チャンネル復号回路135は、ピックアップ134からの再生信号をチャンネル復号し、エラー訂正回路136に供給する。エラー訂正回路136は、チャンネル復号回路135の出力信号を、それに含まれるエラー訂正符号に基づいてエラー訂正し、復号回路137に供給する。復号回路137は、エラー訂正回路136の出力をMPEG復号し、後処理回路138に出力する。後処理回路138は、復号回路137がMPEG復号することにより得られる画像データに後処理を施して出力する。

【0323】

次に、図40は、統合処理ボックス1において、蓄積デバイスとしての対応デバイスのDVDプレーヤ96Bと、出力デバイスとしての対応デバイスの液晶モニタ80Bとが選択された状態を示している。

【0324】

DVDプレーヤ96Bが再生を行うことにより出力する再生信号は、統合処理部27に供給される。統合処理部27（図2）は、対応処理部群28において、

再生信号に対し、DVDプレーヤ96Bに適した対応処理として、時空間処理であるチャンネル復号処理およびエラー訂正処理を施し、さらに、共通処理群29において、再生信号に対し、共通処理としての復号処理を施して、画像データに復号する。続いて、統合処理部27は、対応処理部群28において、復号処理によって得られた画像データに対し、DVDプレーヤ96Bに適した対応処理として、時空間処理である後処理を施し、さらに、液晶モニタ80Bに適した対応処理として、階調処理である $\gamma$ 補正処理、階調補正処理、黒レベル補正処理、およびシェーディング処理、コンポーネント間処理である色補正処理および色マトリクス変換処理、時空間処理である画素数変換処理およびライン数変換処理、並びに周波数ボリューム処理である周波数特性変換処理を施し、液晶モニタ80Bに供給して表示させる。

## 【0325】

なお、図40においても、図25における場合と同様に、液晶モニタ80Bに適した対象処理として行われる階調処理、コンポーネント間処理、時空間処理、および周波数ボリューム処理は、いずれも、クラス分類適応処理によって行うことが可能であり、従って、それぞれの処理は、対応する予測係数を学習しておいて個別に行うこともできるし、すべての処理を行う予測係数を学習しておいて一括して行うことも可能である。

## 【0326】

ここで、図40において、時空間処理としてのチャンネル復号処理は、図39のチャンネル復号回路135が行う処理に対応し、時空間処理としてのエラー訂正処理は、図39のエラー訂正回路136が行う処理に対応する。また、共通処理としての復号処理は、図39の復号回路137が行う処理に対応し、時空間処理としての後処理は、図39の後処理回路138が行う処理に対応する。さらに、階調処理としての $\gamma$ 補正処理、階調補正処理、および黒レベル補正処理は、図22のレベル変換回路85や多階調化回路86が行う処理に対応する。

## 【0327】

なお、図40において、コンポーネント間処理としての色マトリクス変換処理では、DVDプレーヤ96Bが出力する画像データが、Y、U、Vの各成分から

構成されるものである場合には、YUV形式からRGB形式への変換が行われるが、DVDプレーヤ96Bが出力する画像データが、R、G、Bの各成分から構成されるものである場合には、特に処理は行われない。

【0328】

次に、図41は、図40対応デバイスであるDVDプレーヤ96Bの構成例を示している。なお、図中、図39における場合と対応する部分については、同一の符号を付してある。

【0329】

共通処理、対応処理は、統合処理部27が行うから、対応デバイスのDVDプレーヤ96Bは、共通処理および対応処理を行うブロックを設けずに構成することができる。即ち、対応デバイスであるDVDプレーヤ96Bは、図41に示したように、共通処理、対応処理を行うブロックである図39のチャンネル復号回路135、エラー訂正回路136、復号回路、および後処理回路138を設けずに構成することができる。

【0330】

以上のように、統合処理ボックス1では、各種のデバイスから供給されるデータ、および各種のデバイスに供給するデータに対して、共通の処理（共通処理）が施されるとともに、そのデバイスの種類に対応した処理（対応処理）が施されるので、統合処理ボックス1に接続するデバイスは、そのデバイスの機能を果たすのに必要最小限の部分（デバイス固有の部分）だけで構成することができる。そして、その結果、ユーザは、その必要最小限の部分だけを買換えば済み、ユーザの経済的負担を低減することができる。

【0331】

次に、統合処理ボックス1が行う一連の処理は、ハードウェアにより行うこともできるし、ソフトウェアにより行うこともできる。一連の処理をソフトウェアによって行う場合には、そのソフトウェアを構成するプログラムが、汎用のコンピュータ等にインストールされる。

【0332】

そこで、図42は、上述した一連の処理を実行するプログラムがインストール

されるコンピュータの一実施の形態の構成例を示している。

【0333】

プログラムは、コンピュータに内蔵されている記録媒体としてのハードディスク305やROM303に予め記録しておくことができる。

【0334】

あるいはまた、プログラムは、フロッピーディスク、CD-ROM(Compact Disc Read Only Memory)、MO(Magneto optical)ディスク、DVD(Digital Versatile Disc)、磁気ディスク、半導体メモリなどのリムーバブル記録媒体311に、一時的あるいは永続的に格納(記録)しておくことができる。このようなリムーバブル記録媒体311は、いわゆるパッケージソフトウェアとして提供することができる。

【0335】

なお、プログラムは、上述したようなリムーバブル記録媒体311からコンピュータにインストールする他、ダウンロードサイトから、デジタル衛星放送用の人工衛星を介して、コンピュータに無線で転送したり、LAN(Local Area Network)、インターネットといったネットワークを介して、コンピュータに有線で転送し、コンピュータでは、そのようにして転送されてくるプログラムを、通信部308で受信し、内蔵するハードディスク305にインストールすることができる。

【0336】

コンピュータは、CPU(Central Processing Unit)302を内蔵している。CPU302には、バス301を介して、入出力インタフェース310が接続されており、CPU302は、入出力インタフェース310を介して、ユーザによって、キーボードや、マウス、マイク等で構成される入力部307が操作等されることにより指令が入力されると、それにしたがって、ROM(Read Only Memory)303に格納されているプログラムを実行する。あるいは、また、CPU302は、ハードディスク305に格納されているプログラム、衛星若しくはネットワークから転送され、通信部308で受信されてハードディスク305にインストールされたプログラム、またはドライブ309に装着されたリムーバブル記録媒体311か

ら読み出されてハードディスク 3 0 5 にインストールされたプログラムを、RAM (Random Access Memory) 3 0 4 にロードして実行する。これにより、CPU 3 0 2 は、上述したフローチャートにしたがった処理、あるいは上述したブロック図の構成により行われる処理を行う。そして、CPU 3 0 2 は、その処理結果を、必要に応じて、例えば、入出力インタフェース 3 1 0 を介して、LCD (Liquid Crystal Display) やスピーカ等で構成される出力部 3 0 6 から出力、あるいは、通信部 3 0 8 から送信、さらには、ハードディスク 3 0 5 に記録等させる。

【 0 3 3 7 】

ここで、本明細書において、コンピュータに各種の処理を行わせるためのプログラムを記述する処理ステップは、必ずしもフローチャートとして記載された順序に沿って時系列に処理する必要はなく、並列的あるいは個別に実行される処理（例えば、並列処理あるいはオブジェクトによる処理）も含むものである。

【 0 3 3 8 】

また、プログラムは、1 のコンピュータにより処理されるものであっても良いし、複数のコンピュータによって分散処理されるものであっても良い。さらに、プログラムは、遠方のコンピュータに転送されて実行されるものであっても良い。

【 0 3 3 9 】

なお、統合処理ボックス 1 は携帯型に構成し、例えば、ビデオカメラ（対応デバイスであるか、または非対応デバイスであるかを問わない）等に装着して使用することが可能である。

【 0 3 4 0 】

また、統合処理ボックス 1 には、上述したデバイス以外の各種のデバイスを接続することが可能である。

【 0 3 4 1 】

さらに、本実施の形態では、統合処理ボックス 1 において、画像データを処理するようにしたが、統合処理ボックス 1 では、画像データ以外の、例えば、音声データ等を処理することも可能である。

【 0 3 4 2 】

また、入力デバイスに関しては、例えば、ビデオカメラとしては同一であっても、その製造メーカーや、機種等によっては、異なる種類のものであるとして、統合処理部 2 7 において、異なる処理を行うようにすることが可能である。出力デバイスおよび蓄積デバイスについても同様である。

#### 【 0 3 4 3 】

##### 【発明の効果】

本発明の第 1 のデータ処理装置およびデータ処理方法、並びに記録媒体によれば、複数種類の入力装置との間のインタフェースとして機能する入力インタフェース手段で受信される入力装置からの情報データに対して、共通の処理が施されるとともに、その入力装置の種類に対応した処理が施される。従って、各種の入力装置に対して適切な処理を施すことが可能となる。

#### 【 0 3 4 4 】

本発明の第 2 のデータ処理装置およびデータ処理方法、並びに記録媒体によれば、複数種類の出力装置との間のインタフェースとして機能する出力インタフェース手段から出力装置に供給する情報データに対して、共通の処理が施されるとともに、その出力装置の種類に対応した処理が施される。従って、各種の出力装置に対して適切な処理を施すことが可能となる。

#### 【 0 3 4 5 】

本発明の第 3 のデータ処理装置およびデータ処理方法、並びに記録媒体によれば、複数種類の蓄積装置との間のインタフェースとして機能する蓄積インタフェース手段から蓄積装置に供給する情報データ、または蓄積装置から蓄積インタフェース手段に供給する情報データに対して、共通の処理が施されるとともに、その蓄積装置の種類に対応した処理が施される。従って、各種の蓄積装置に対して適切な処理を施すことが可能となる。

##### 【図面の簡単な説明】

#### 【図 1】

本発明を適用したデータ処理システムの一実施の構成例を示すブロック図である。

#### 【図 2】

統合処理ボックス 1 の構成例を示すブロック図である。

【図 3】

共通処理を説明するための図である。

【図 4】

共通処理を説明するための図である。

【図 5】

共通処理を説明するための図である。

【図 6】

対応処理を説明するための図である。

【図 7】

対応処理を説明するための図である。

【図 8】

対応処理を説明するための図である。

【図 9】

対応処理部群 2 8 を構成する対応処理部の構成例を示すブロック図である。

【図 1 0】

S D 画像と H D 画像との関係を示す図である。

【図 1 1】

クラス分類回路 2 1 4 の構成例を示すブロック図である。

【図 1 2】

対応処理部による時空間処理を説明するフローチャートである。

【図 1 3】

予測係数を求める学習を行う学習装置の構成例を示すブロック図である。

【図 1 4】

学習装置による学習処理を説明するフローチャートである。

【図 1 5】

非対応デバイスのビデオカメラの構成例を示すブロック図である。

【図 1 6】

対応デバイスのビデオカメラの構成例を示すブロック図である。

【図 1 7】

非対応デバイスのビデオカメラ 4 0 A における処理と、共通処理および対応処理との対応関係を示す図である。

【図 1 8】

非対応デバイスの C R T モニタの構成例を示すブロック図である。

【図 1 9】

対応デバイスの C R T モニタの構成例を示すブロック図である。

【図 2 0】

非対応デバイスの C R T モニタ 6 0 A における処理と、共通処理および対応処理との対応関係を示す図である。

【図 2 1】

対応デバイスのビデオカメラ 4 0 B および C R T モニタ 6 0 B が接続された場合における統合処理ボックス 1 の処理を説明するための図である。

【図 2 2】

非対応デバイスの液晶モニタの構成例を示すブロック図である。

【図 2 3】

対応デバイスの液晶モニタの構成例を示すブロック図である。

【図 2 4】

非対応デバイスの液晶モニタ 8 0 A における処理と、共通処理および対応処理との対応関係を示す図である。

【図 2 5】

対応デバイスのビデオカメラ 4 0 B および液晶モニタ 8 0 B が接続された場合における統合処理ボックス 1 の処理を説明するための図である。

【図 2 6】

非対応デバイスのプロジェクタ 9 1 A における処理と、共通処理および対応処理との対応関係を示す図である。

【図 2 7】

対応デバイスのビデオカメラ 4 0 B およびプロジェクタ 9 1 B が接続された場合における統合処理ボックス 1 の処理を説明するための図である。



【図 2 8】

非対応デバイスのデジタルカメラ 9 2 A またはプリンタ 9 3 A それぞれにおける処理と、共通処理および対応処理との対応関係を示す図である。

【図 2 9】

プリンタ 9 3 A の構成例を示すブロック図である。

【図 3 0】

対応デバイスのデジタルカメラ 9 2 B およびプリンタ 9 3 B が接続された場合における統合処理ボックス 1 の処理を説明するための図である。

【図 3 1】

プリンタ 9 3 B の構成例を示すブロック図である。

【図 3 2】

非対応デバイスのイメージスキャナ 9 4 A における処理と、共通処理および対応処理との対応関係を示す図である。

【図 3 3】

対応デバイスのイメージスキャナ 9 4 B およびプリンタ 9 3 B が接続された場合における統合処理ボックス 1 の処理を説明するための図である。

【図 3 4】

非対応デバイスの V C R 9 5 A における処理と、共通処理および対応処理との対応関係を示す図である。

【図 3 5】

V C R 9 5 A の構成例を示すブロック図である。

【図 3 6】

対応デバイスの V C R 9 5 B および C R T モニタ 6 0 B が接続された場合における統合処理ボックス 1 の処理を説明するための図である。

【図 3 7】

V C R 9 5 B の構成例を示すブロック図である。

【図 3 8】

非対応デバイスの D V C プレーヤ 9 6 A における処理と、共通処理および対応処理との対応関係を示す図である。

【図 3 9】

DVDプレーヤ96Aの構成例を示すブロック図である。

【図 4 0】

対応デバイスのDVDプレーヤ96Bおよび液晶モニタ80Bが接続された場合における統合処理ボックス1の処理を説明するための図である。

【図 4 1】

DVDプレーヤ96Bの構成例を示すブロック図である。

【図 4 2】

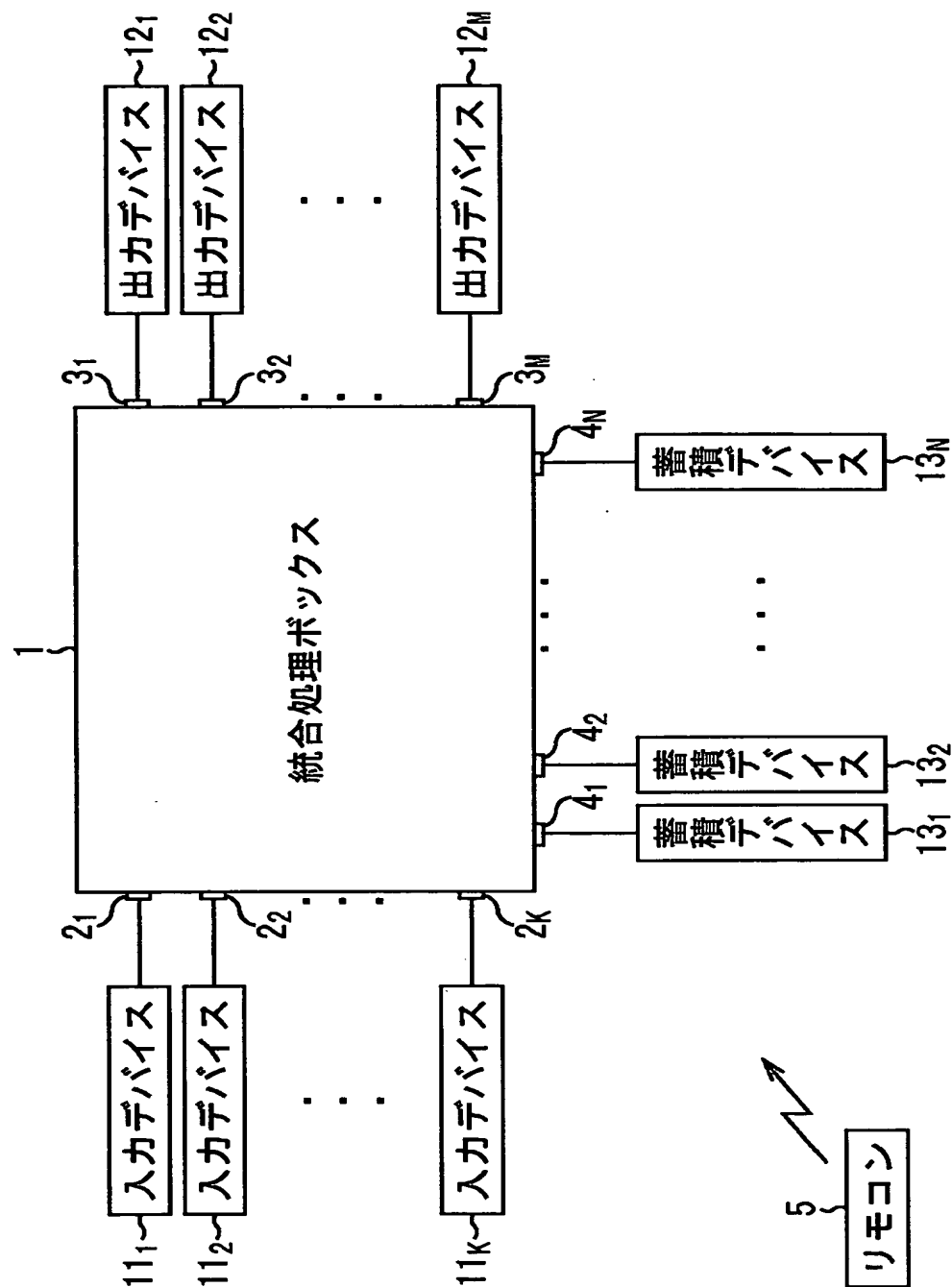
本発明を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

【符号の説明】

1 統合処理ボックス, 2<sub>1</sub>乃至2<sub>K</sub>, 3<sub>1</sub>乃至3<sub>M</sub>, 4<sub>1</sub>乃至4<sub>N</sub> 端子, 5  
リモコン, 11<sub>1</sub>乃至11<sub>K</sub> 入力デバイス, 12<sub>1</sub>乃至12<sub>M</sub> 出力デバ  
イス, 13<sub>1</sub>乃至13<sub>N</sub> 蓄積デバイス, 21 セレクタ, 22 入力検出部  
, 23 セレクタ, 24 出力検出部, 25 セレクタ, 26 蓄積検  
出部, 27 統合処理部, 28 対応処理部群, 29 共通処理部群,  
30 制御部, 31 通信部, 301 バス, 302 CPU, 303 R  
OM, 304 RAM, 305 ハードディスク, 306 出力部, 307  
入力部, 308 通信部, 309 ドライブ, 310 入出力インタフ  
ェース, 311 リムーバブル記録媒体

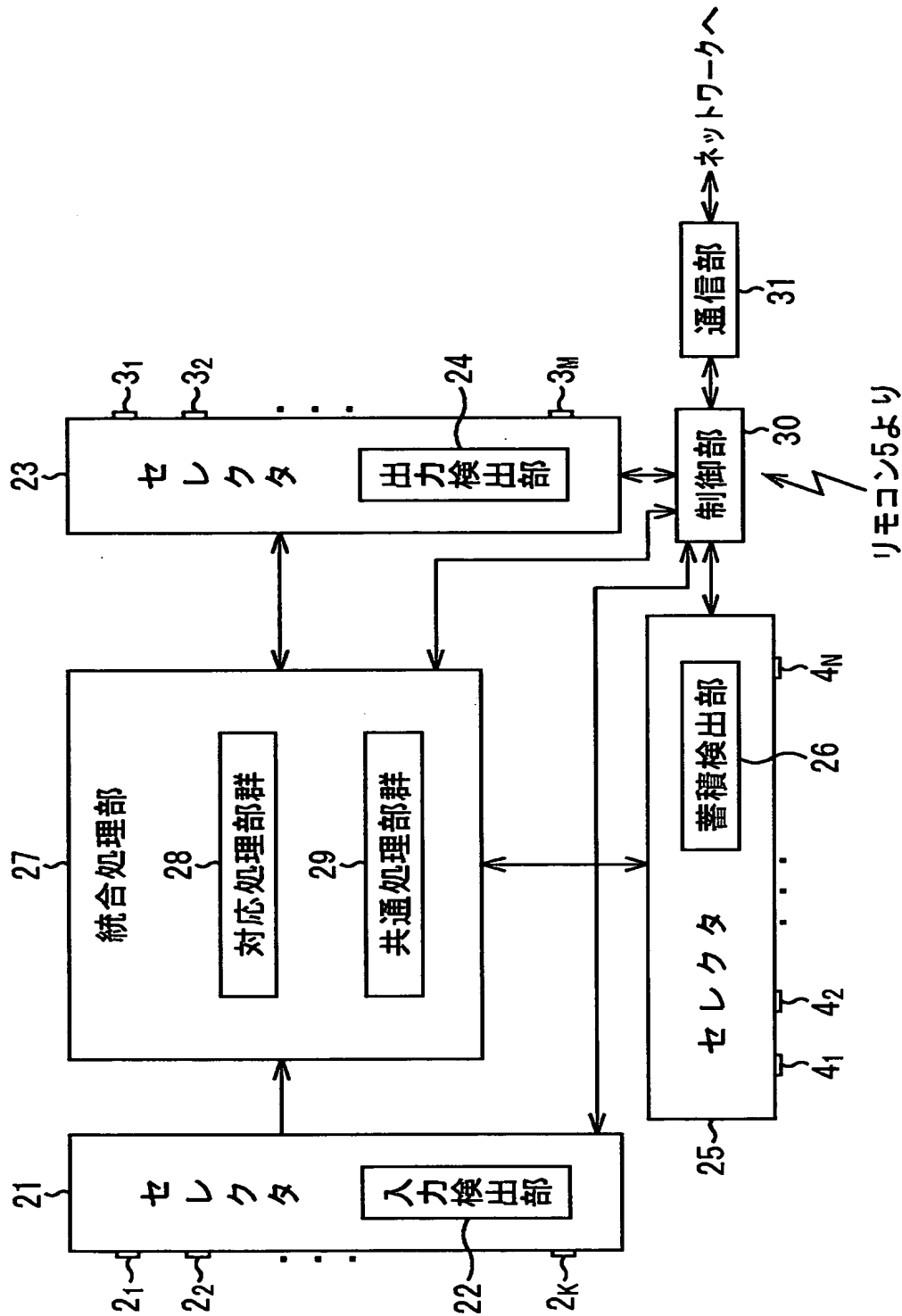
【書類名】 図面

【図 1】



データ処理システム

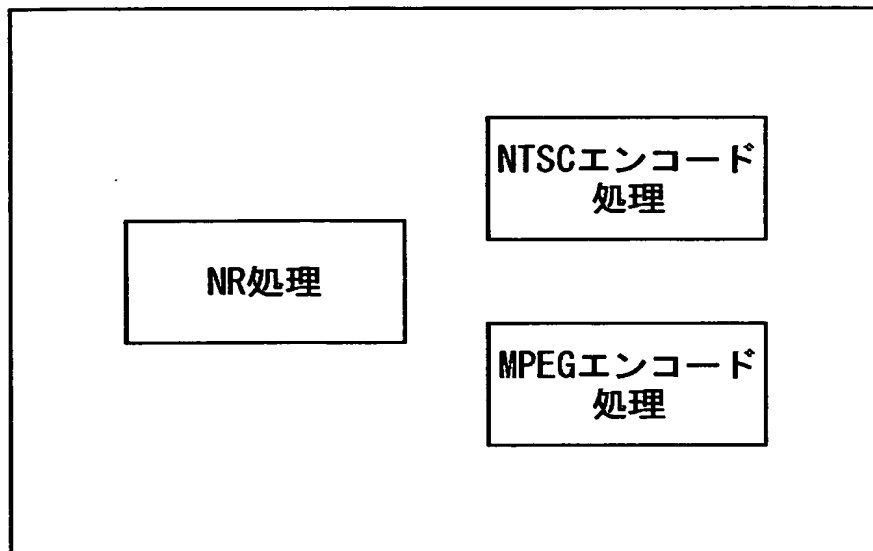
【図 2】



統合処理ボックス 1

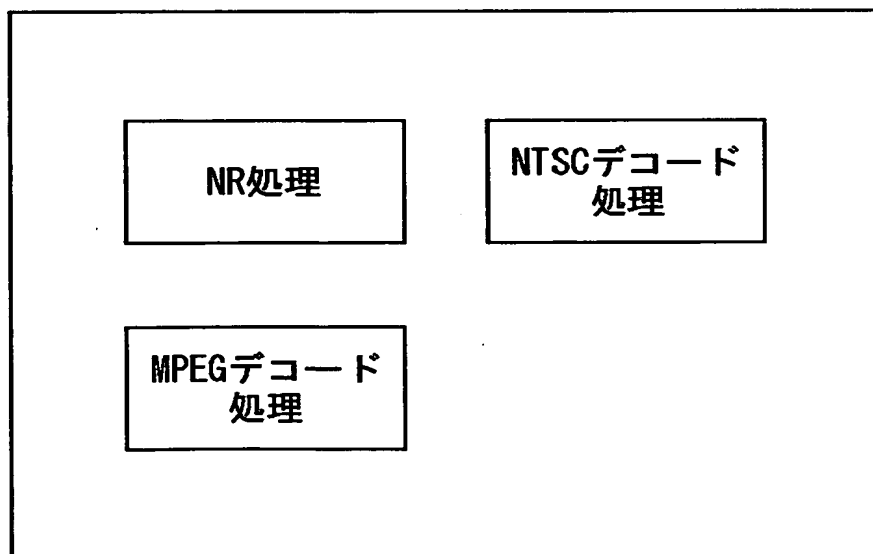
【図 3】

共通処理(ビデオ入力)



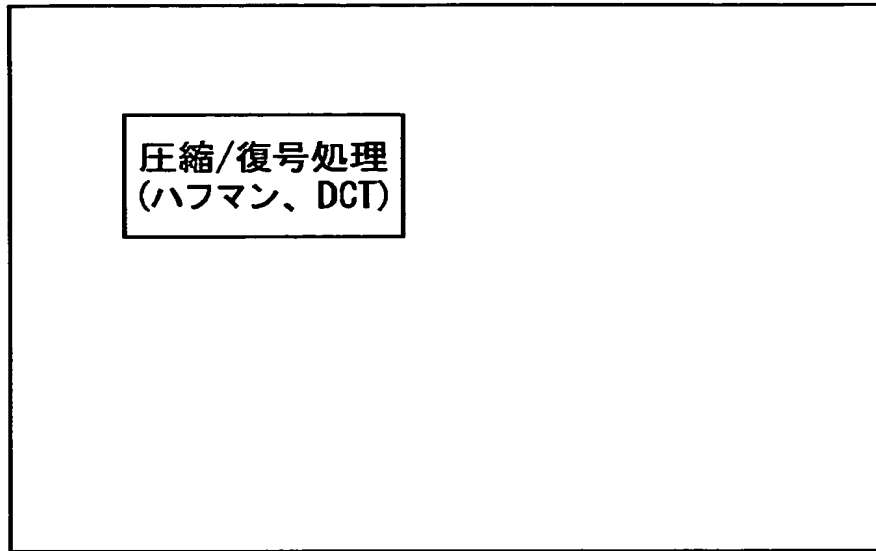
【図 4】

共通処理(ビデオ出力)



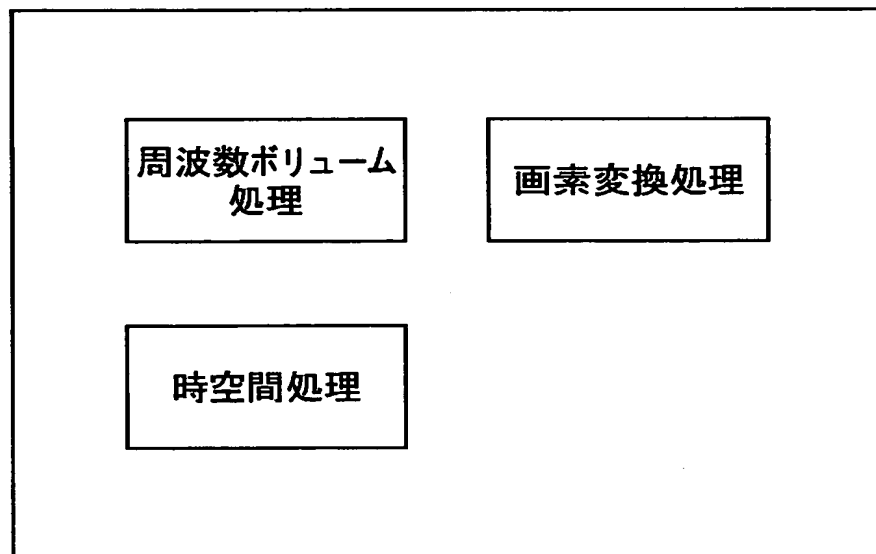
【図 5】

共通処理(ビデオ蓄積)



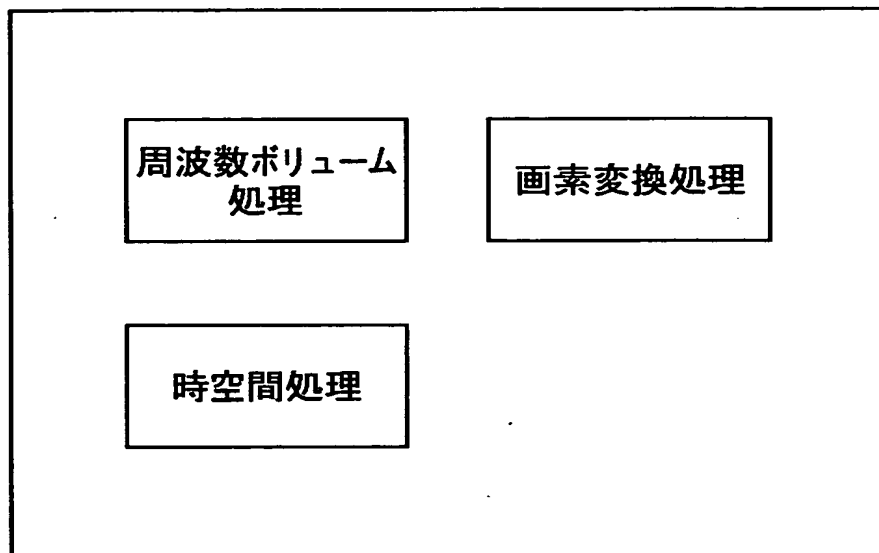
【図 6】

対応処理(ビデオ入力)



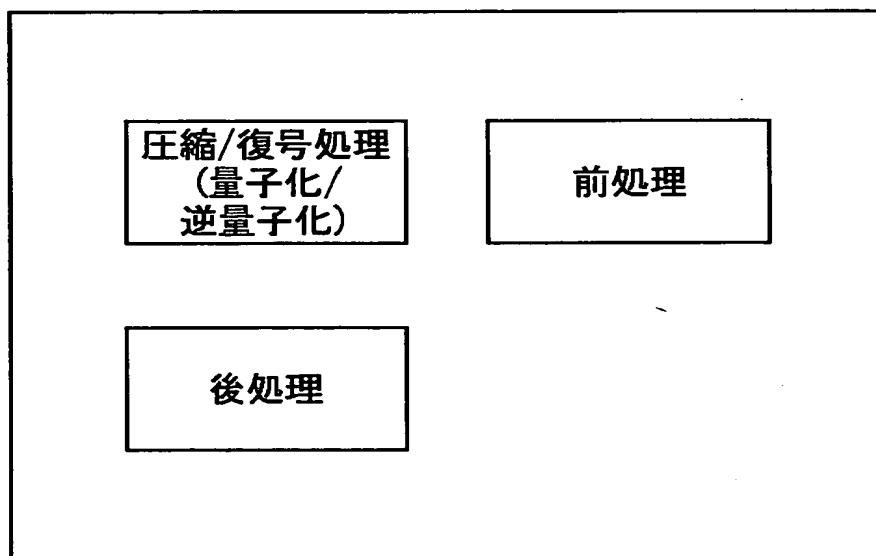
【図 7】

対応処理(ビデオ出力)

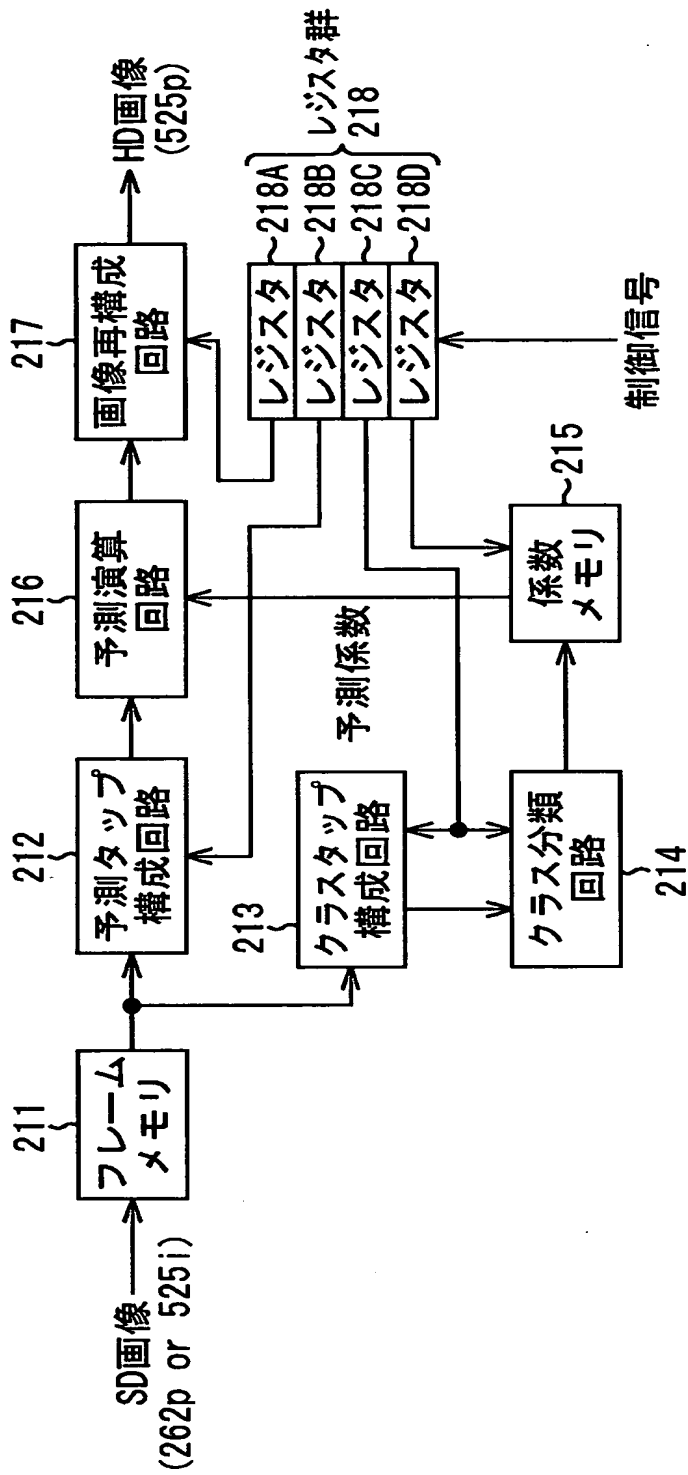


【図 8】

対応処理(ビデオ蓄積)



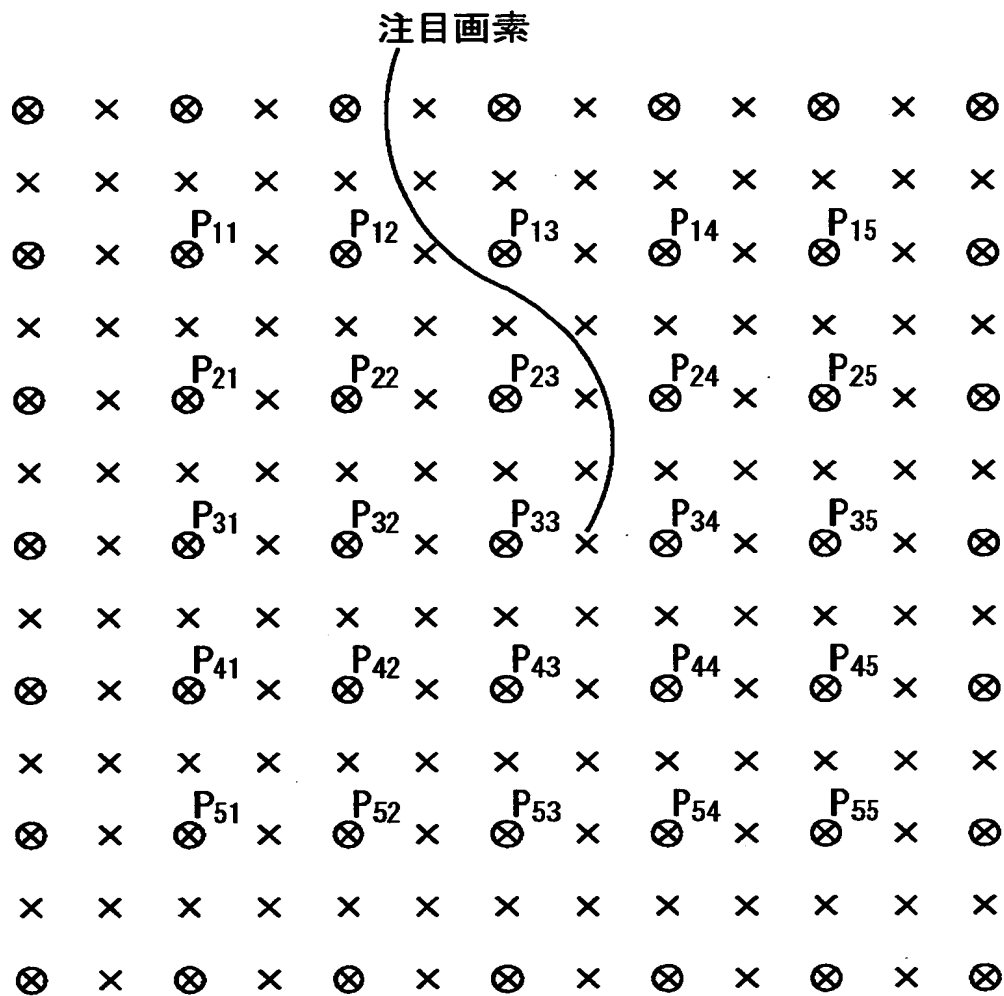
【図 9】



対応処理部(共通処理部)



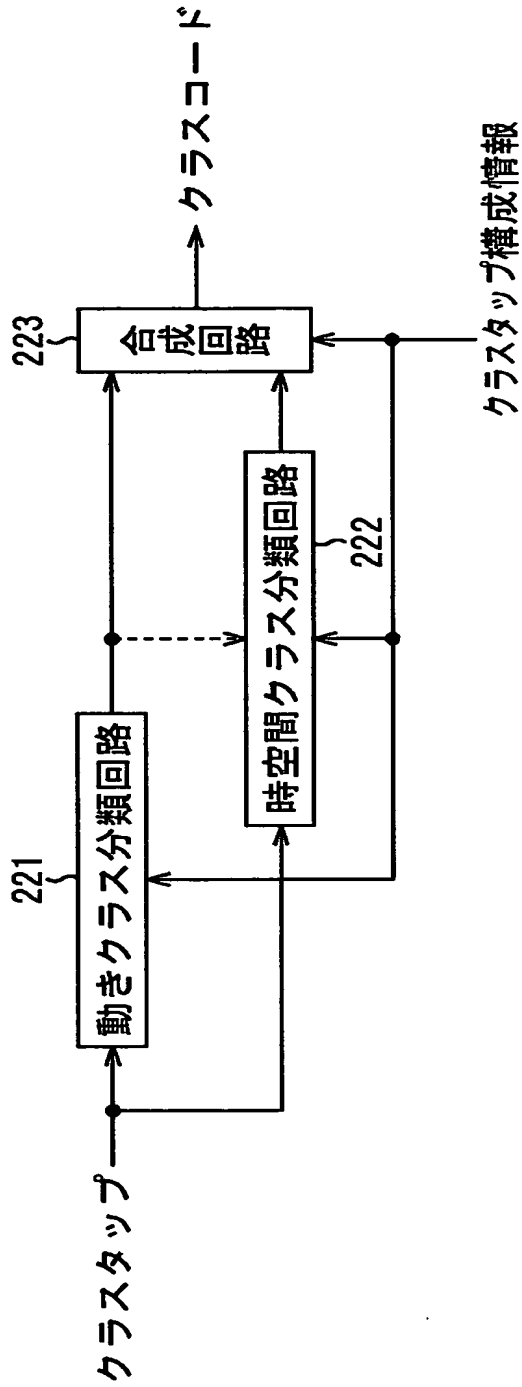
【図 1 0】



○ … SD画像

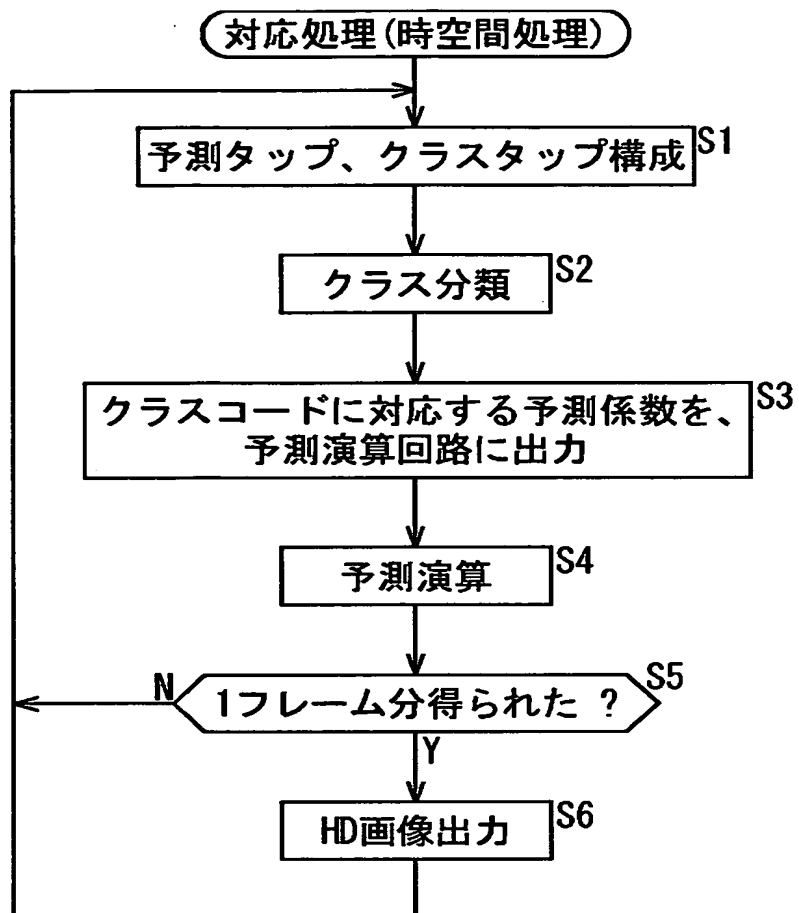
× … HD画像

【図 1 1】

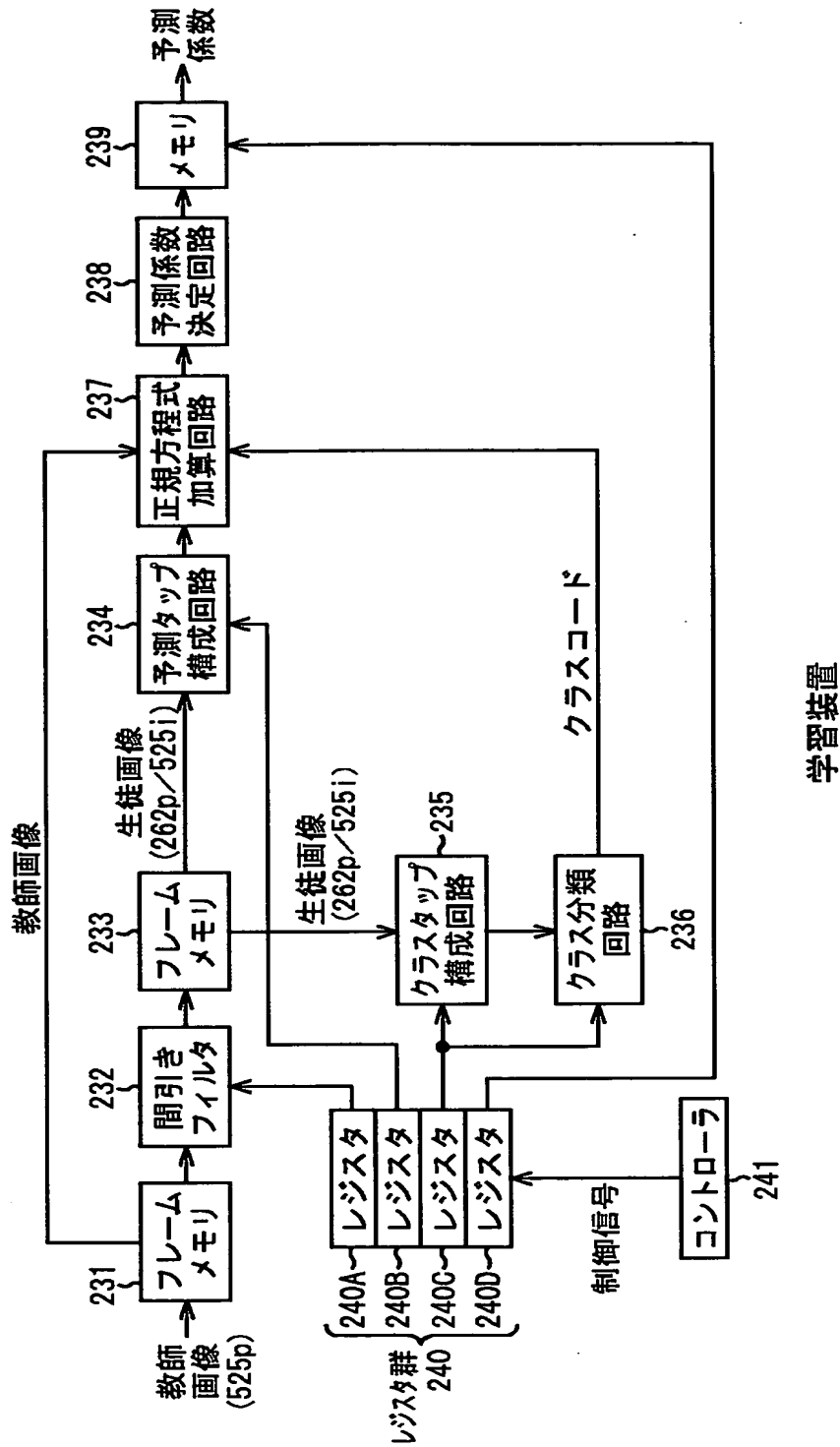


クラス分類回路 214

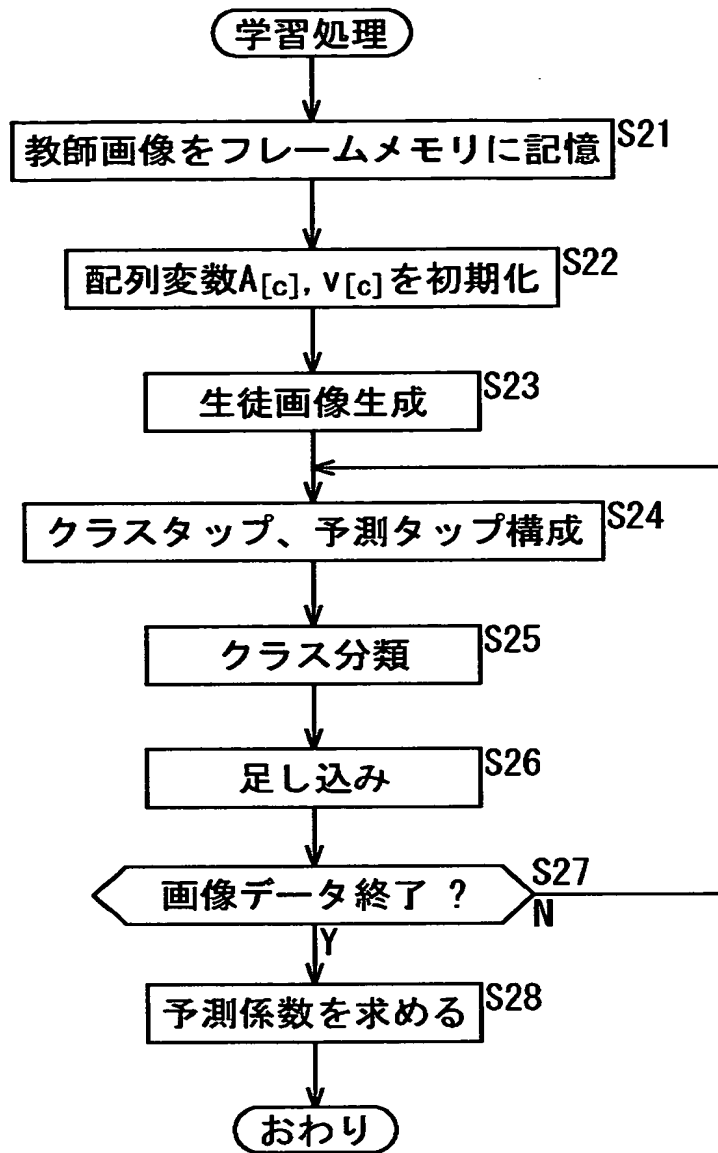
【図 1 2】



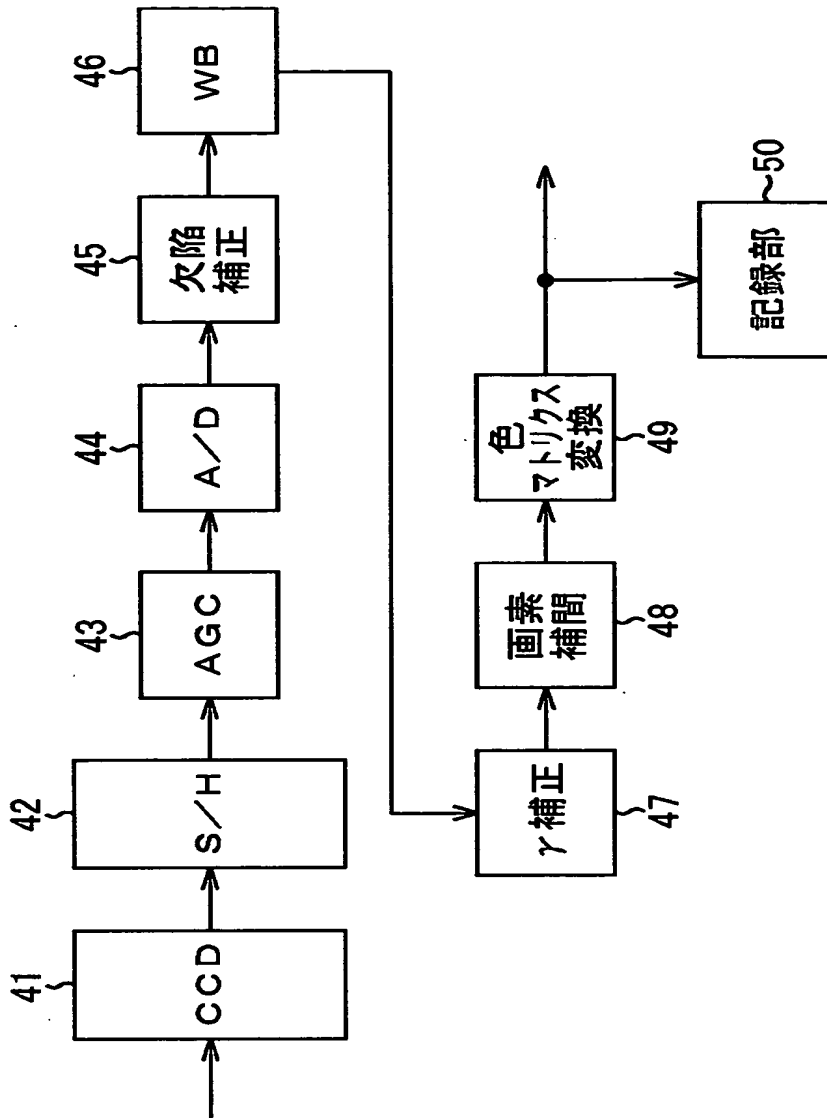
【図 13】



【図 14】

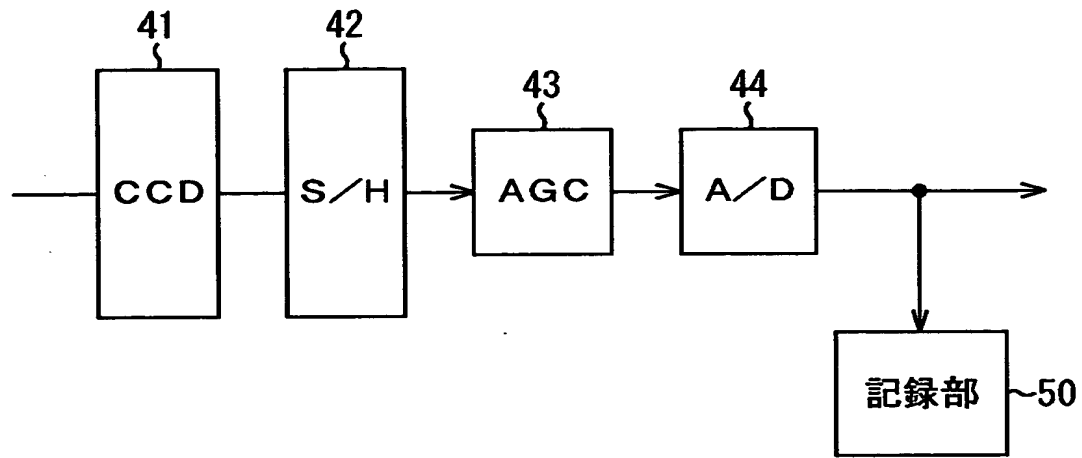


【図 1 5】



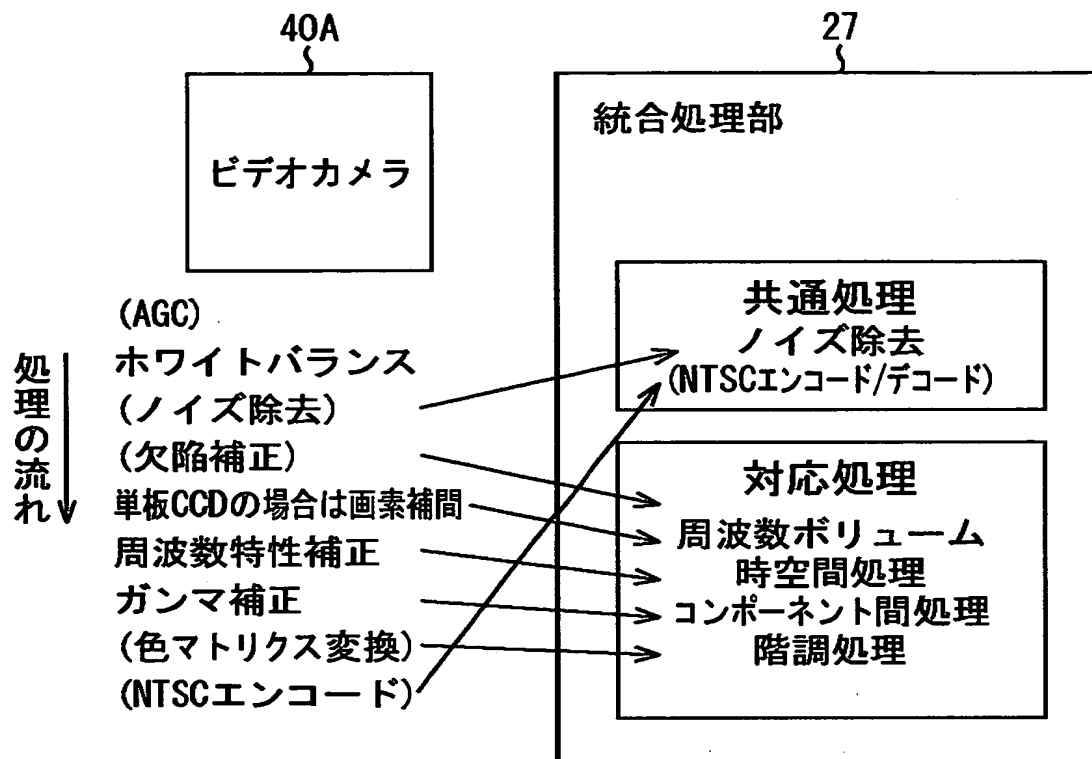
ビデオカメラ (非対応デバイス)

【図 1 6】



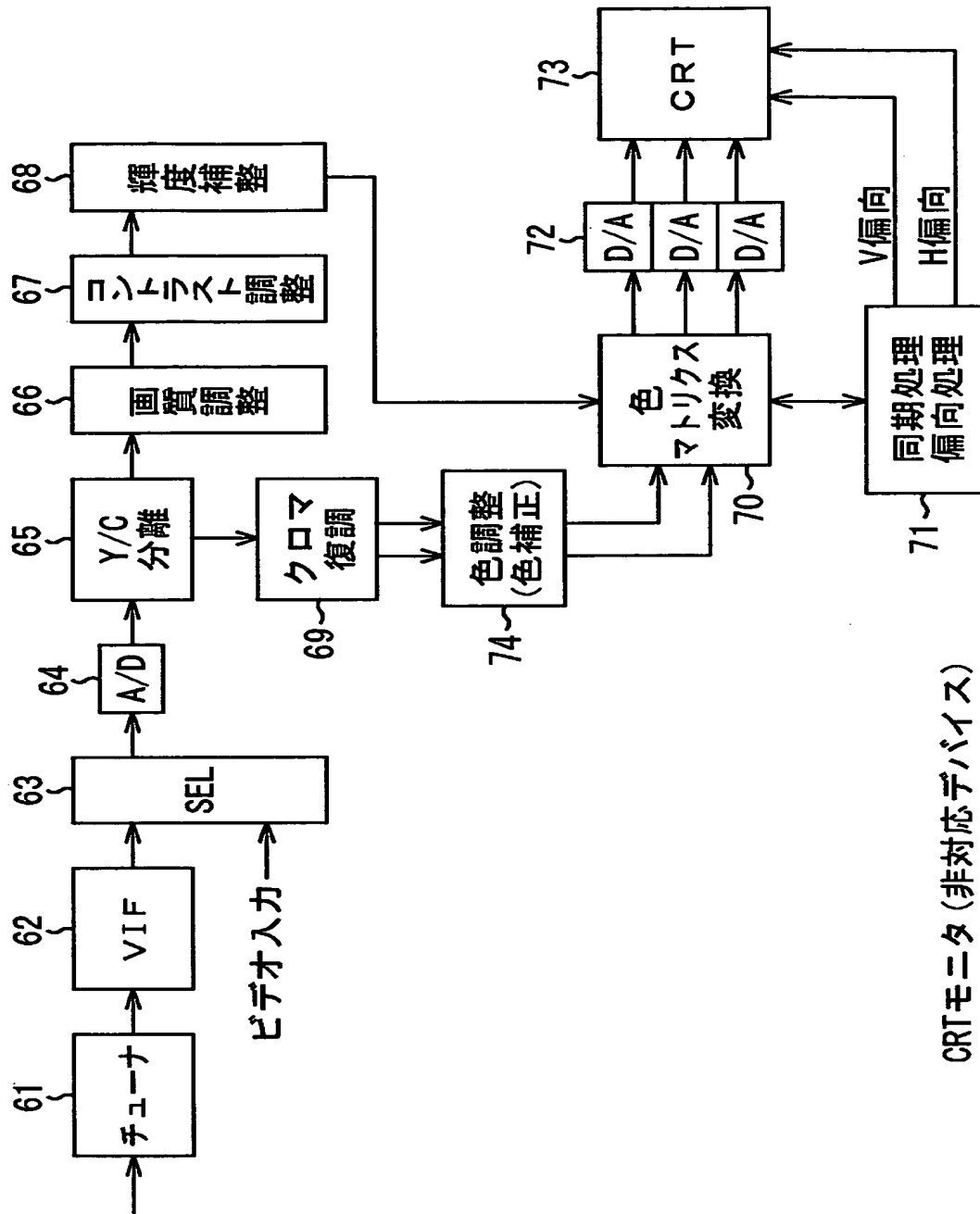
ビデオカメラ(対応デバイス)

【図 1 7】



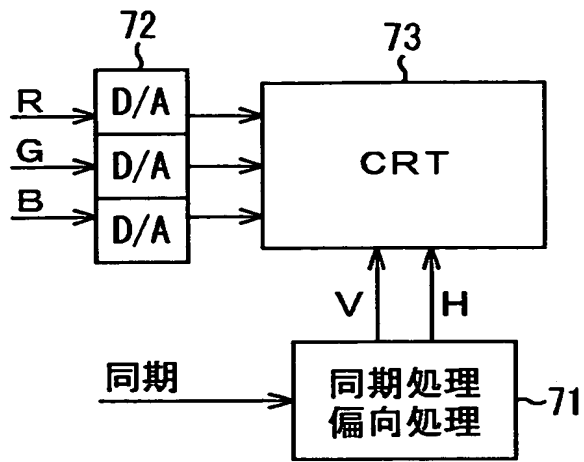


【図 1 8】



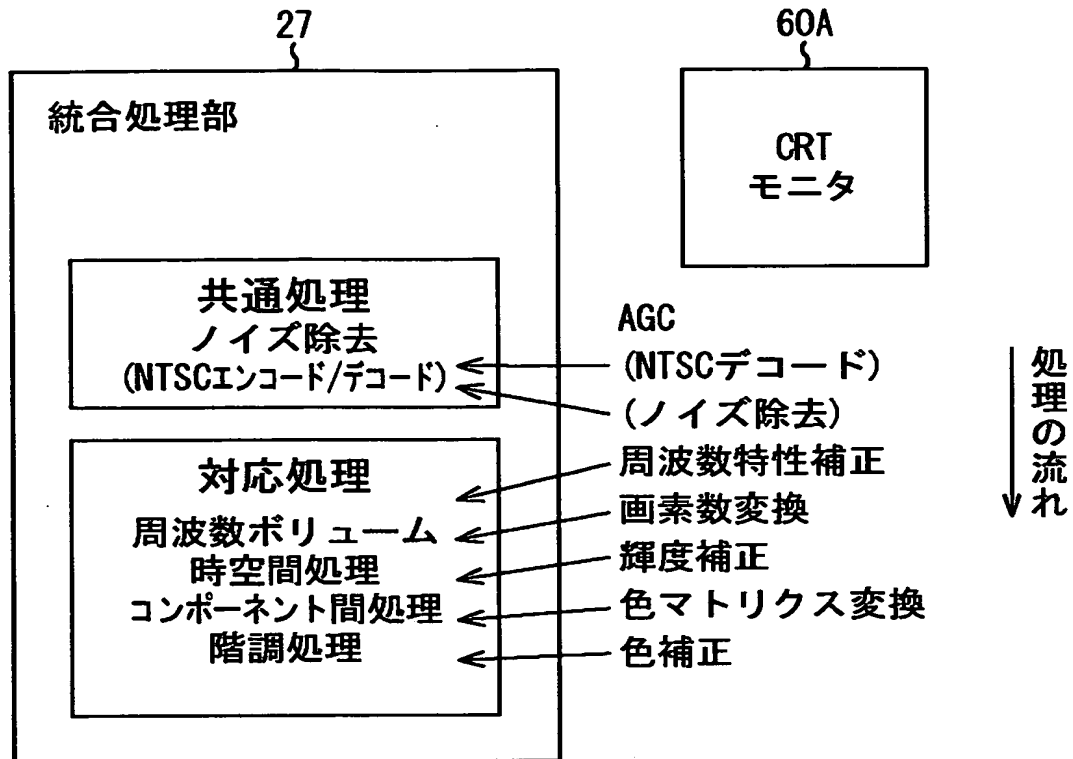
CRTモニタ (非対応デバイス)

【図 1 9】

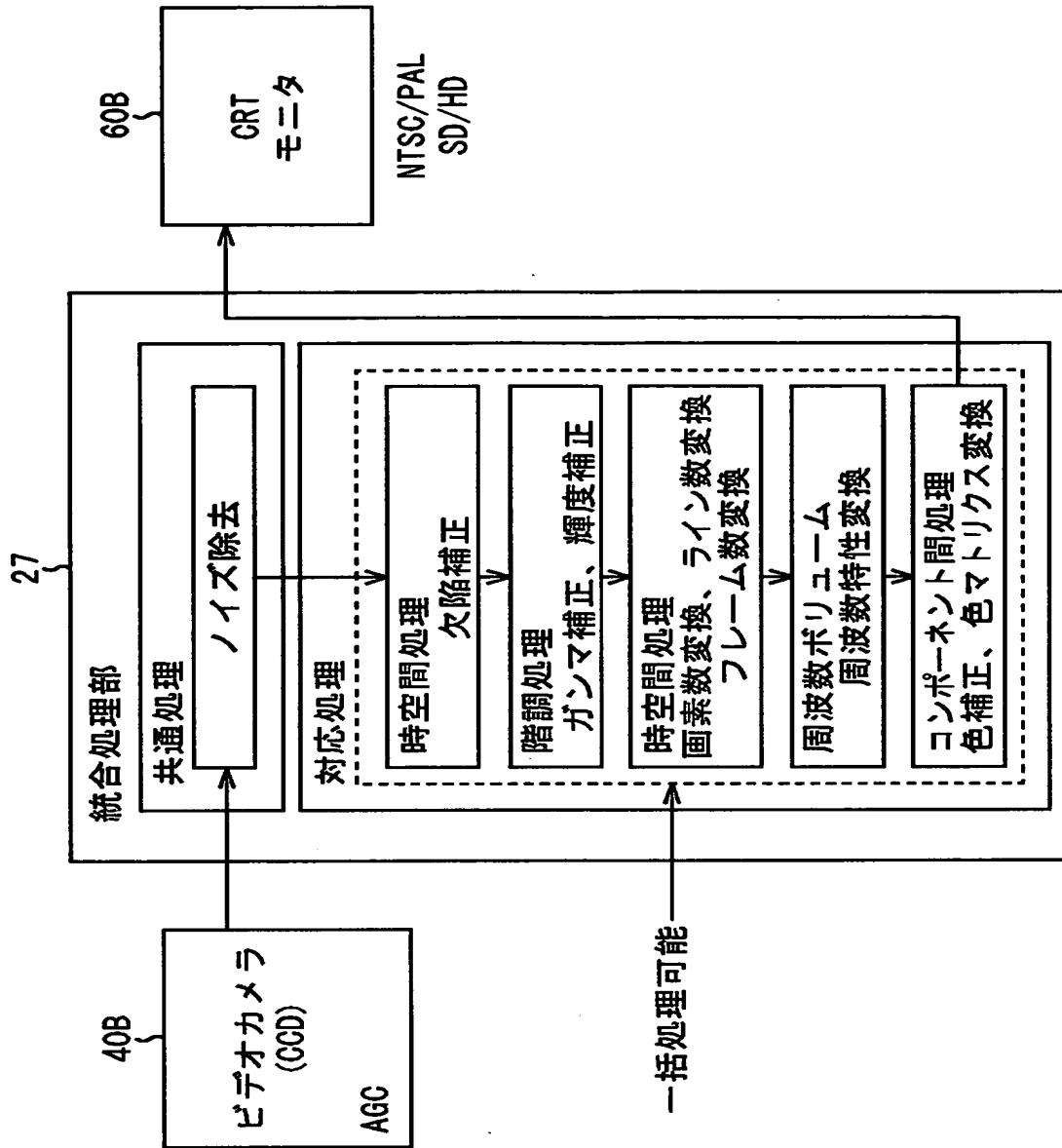


CRTモニタ (対応デバイス)

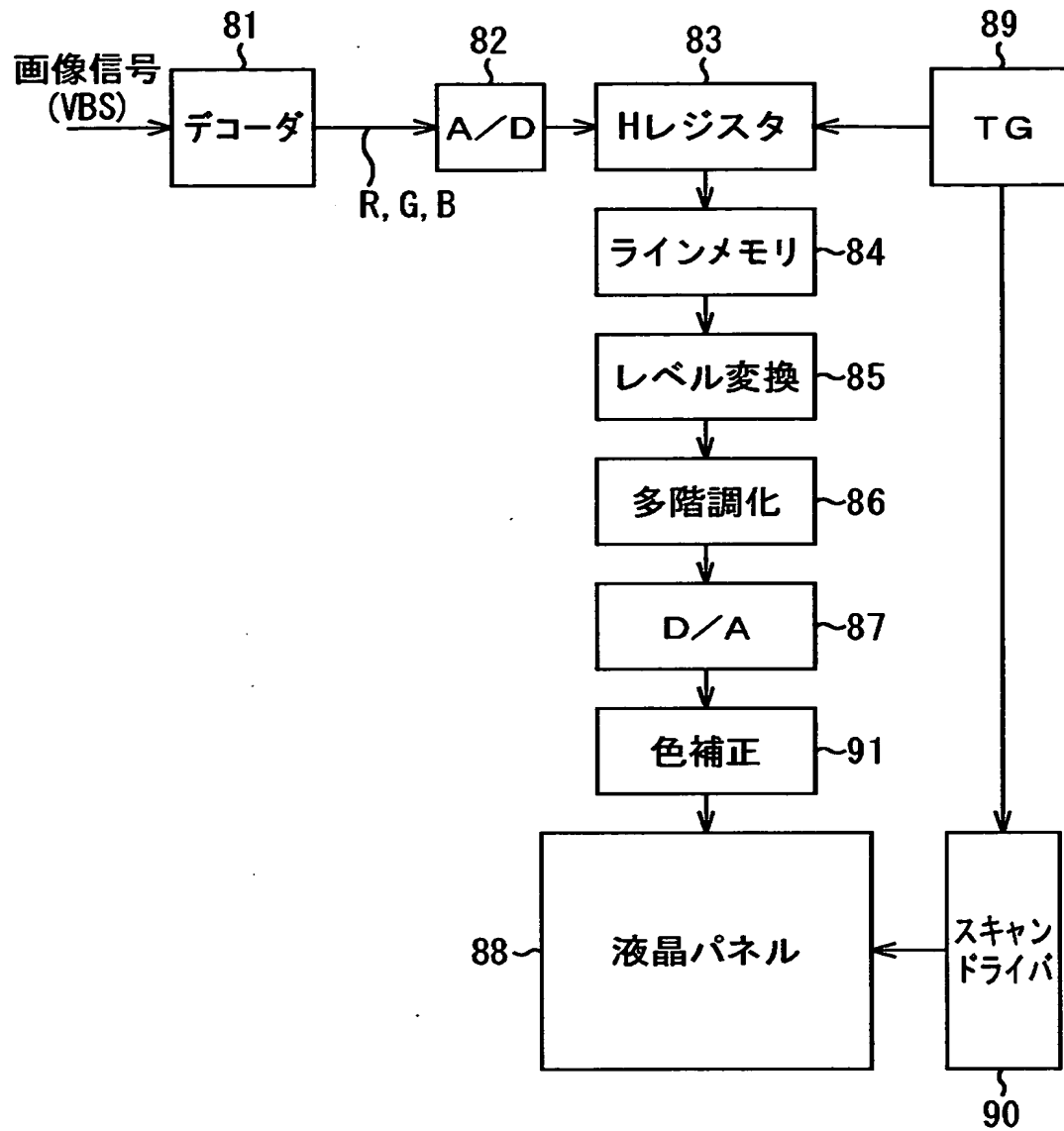
【図 2 0】



【図 2 1】

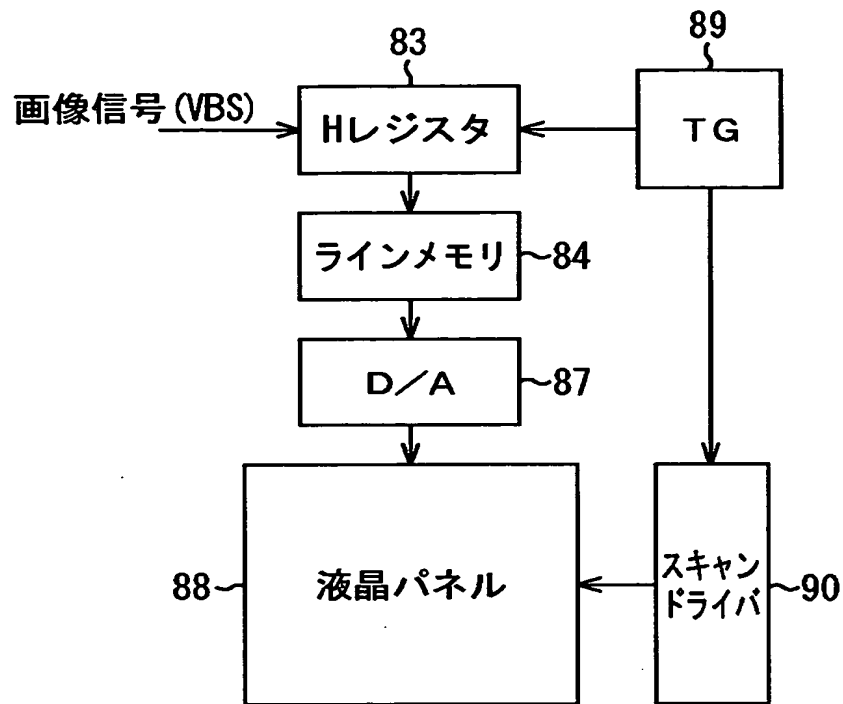


【図 2 2】



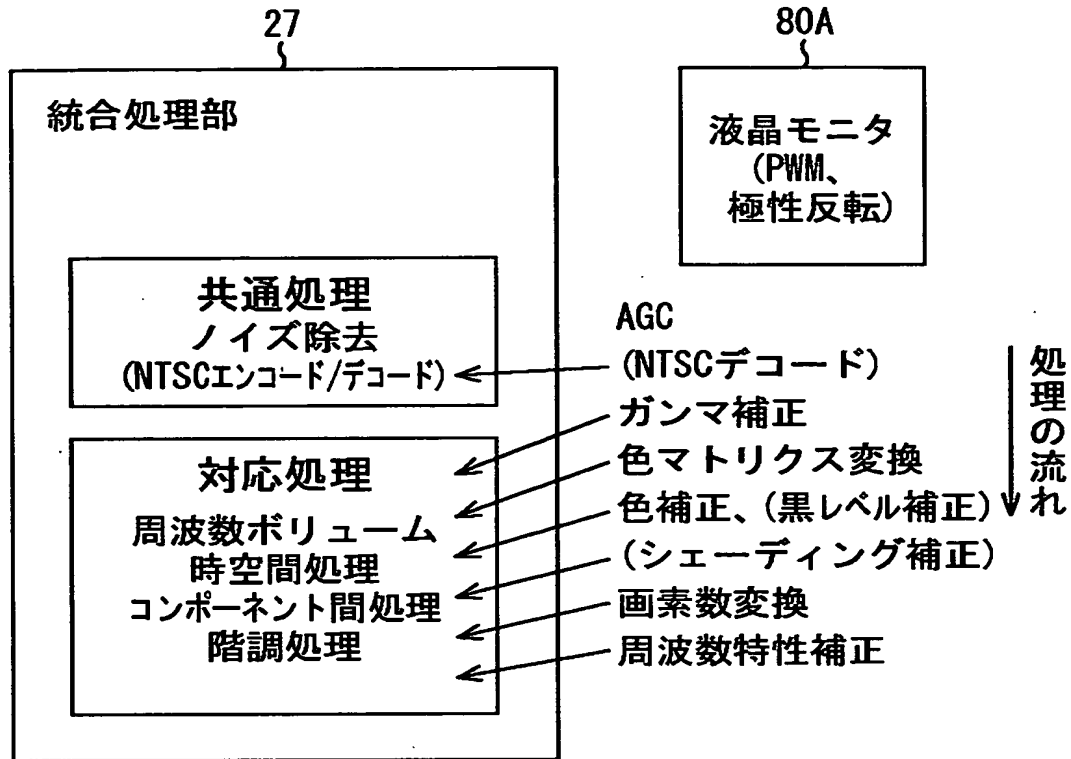
液晶モニタ (非対応デバイス)

【図 2 3】

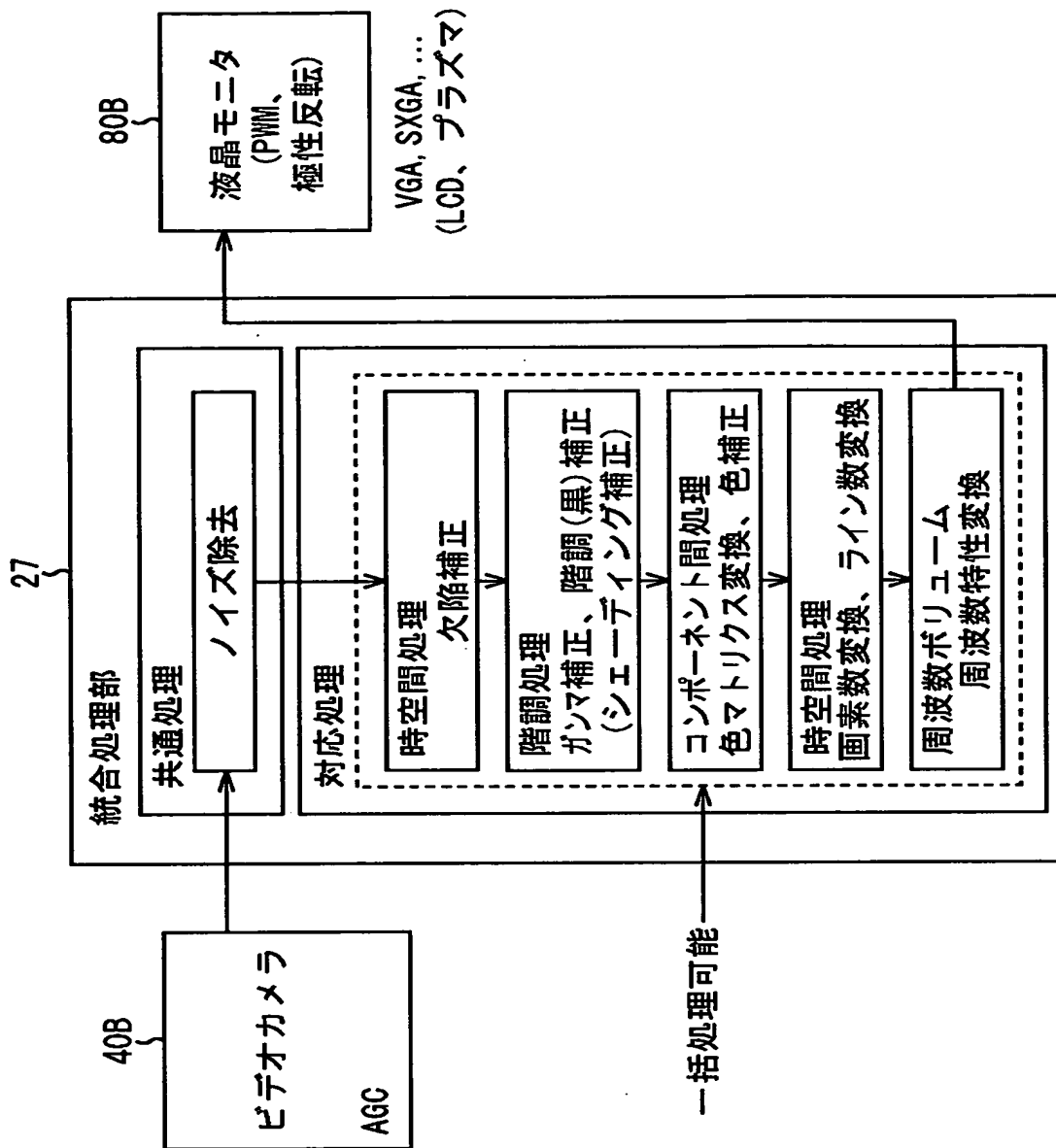


液晶モニタ (対応デバイス)

【図 2 4】

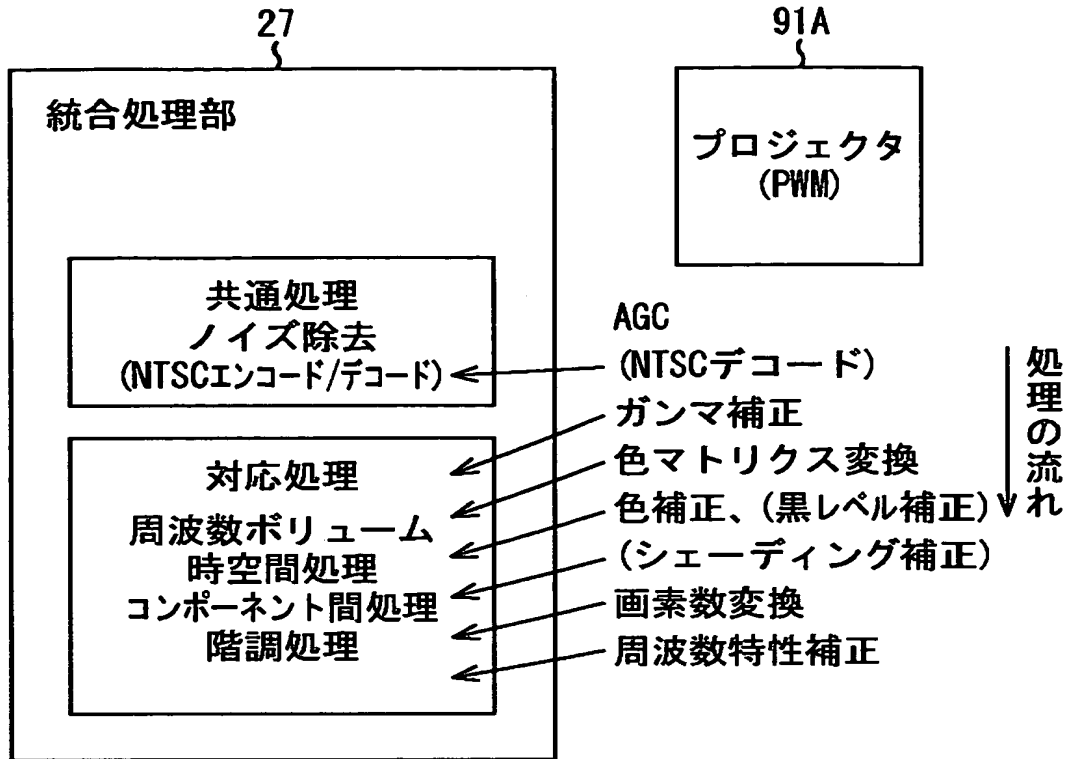


【図 2 5】

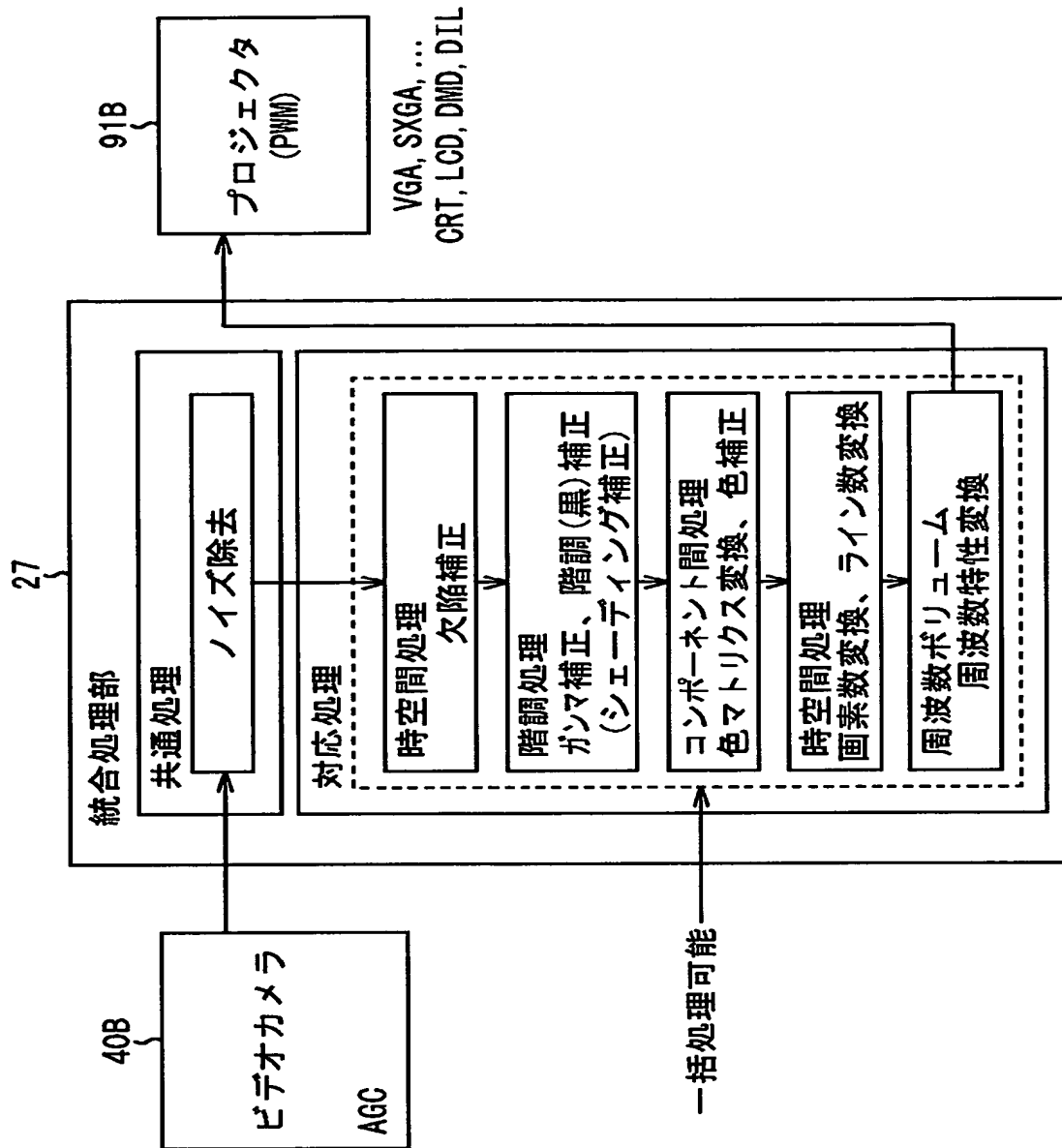




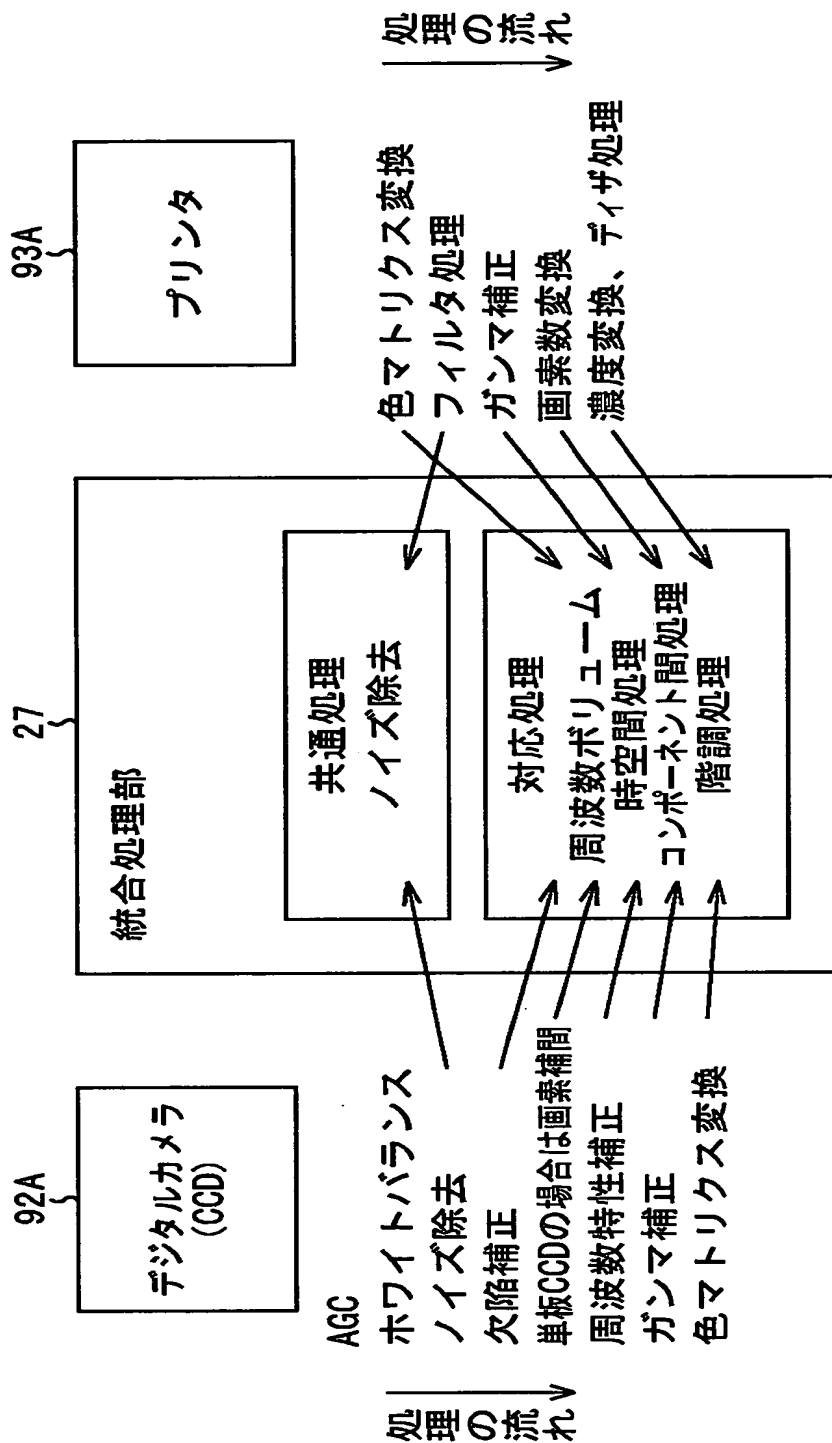
【図 2 6】



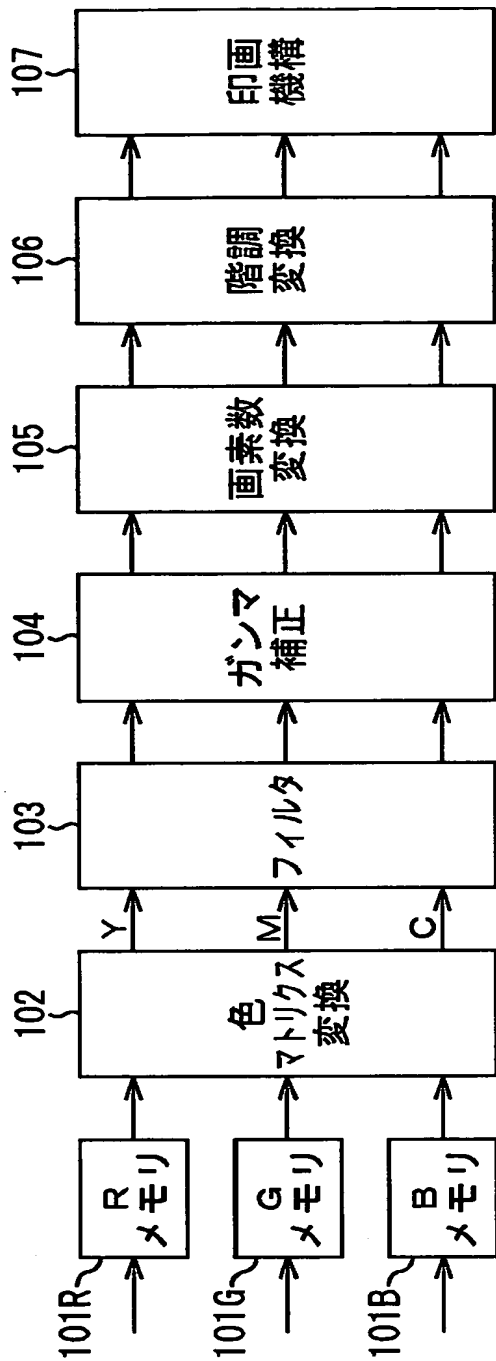
【図 2 7】



【図 2 8】

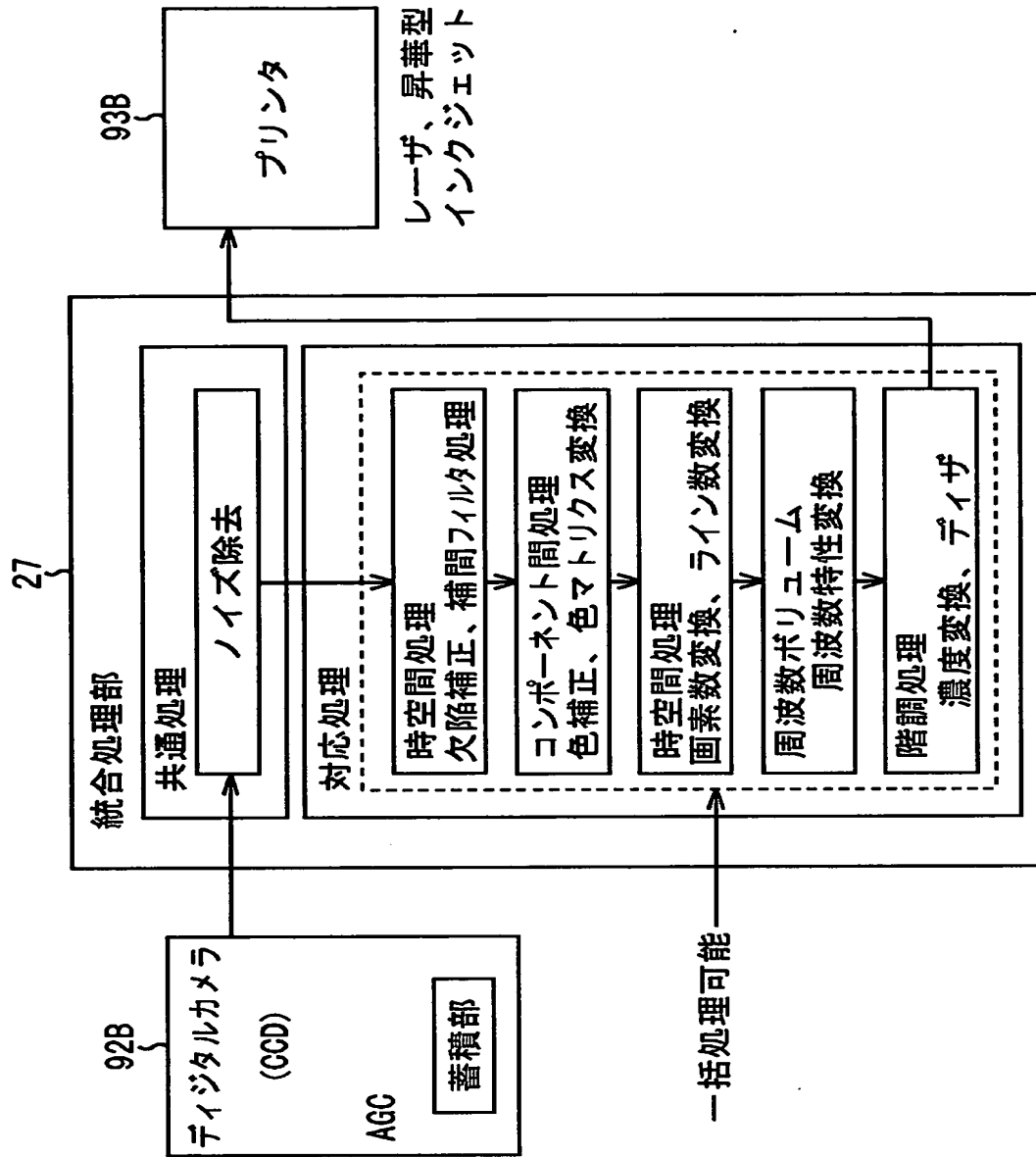


【図 2 9】

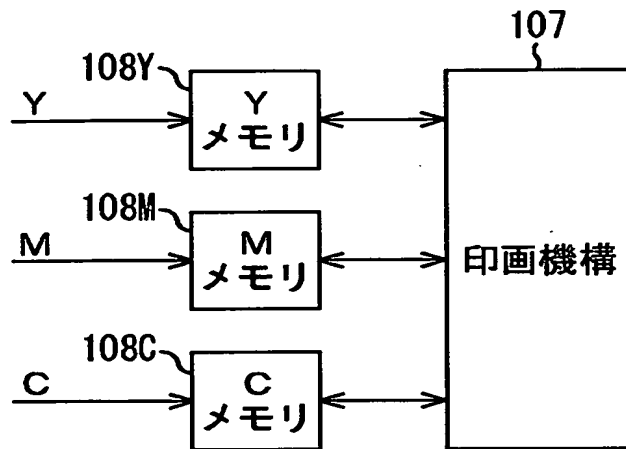


プリンタ 93A(非対応デバイス)

【図 3 0】

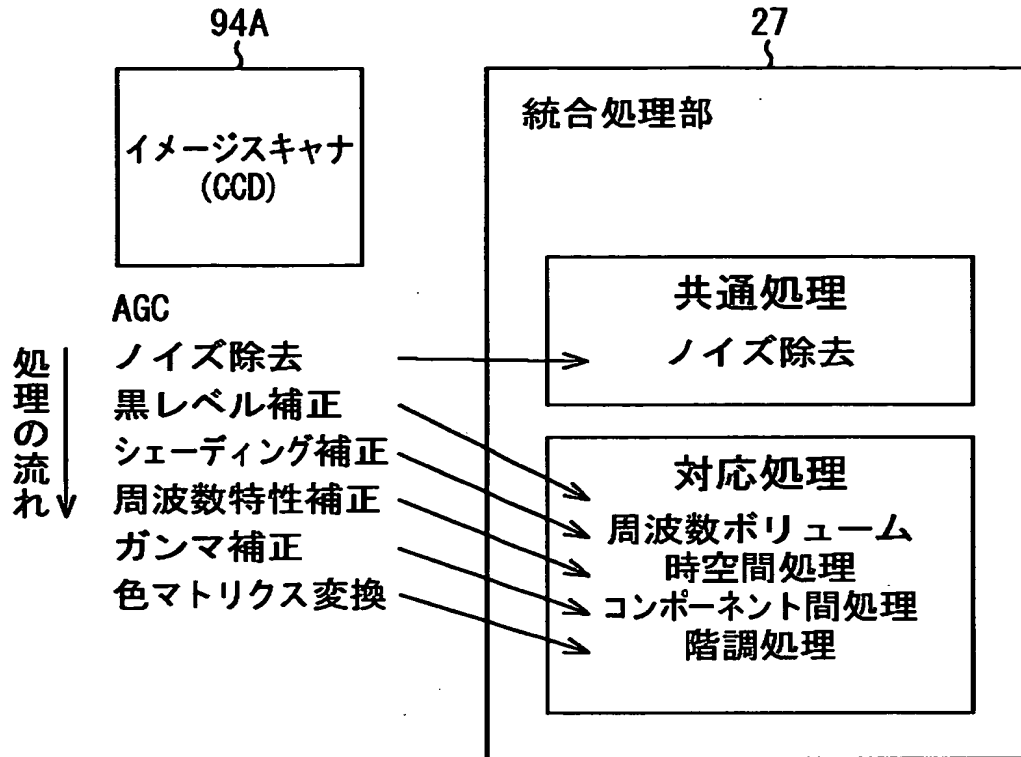


【図 3 1】

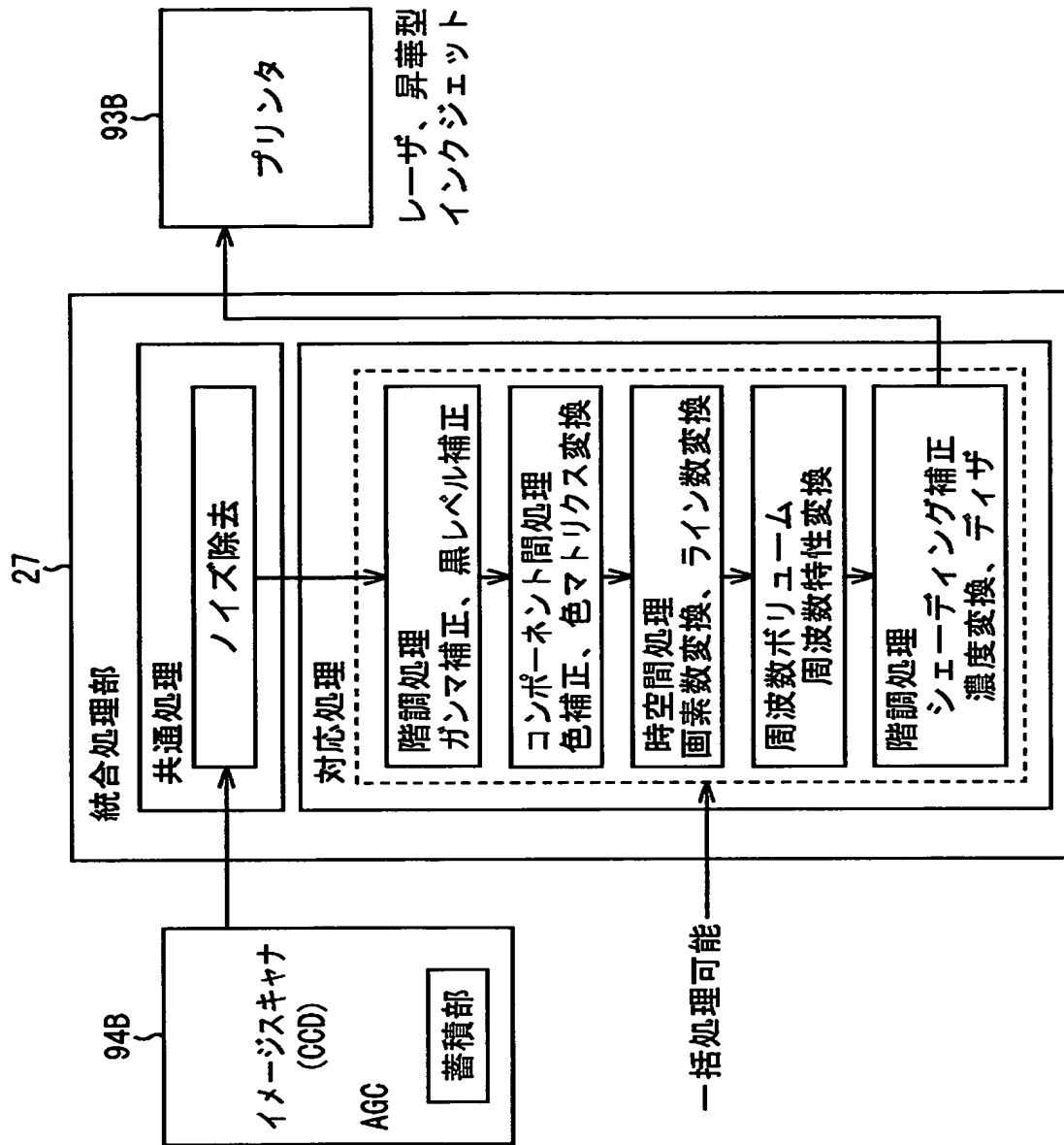


プリンタ 93B(対応デバイス)

【図 3 2】

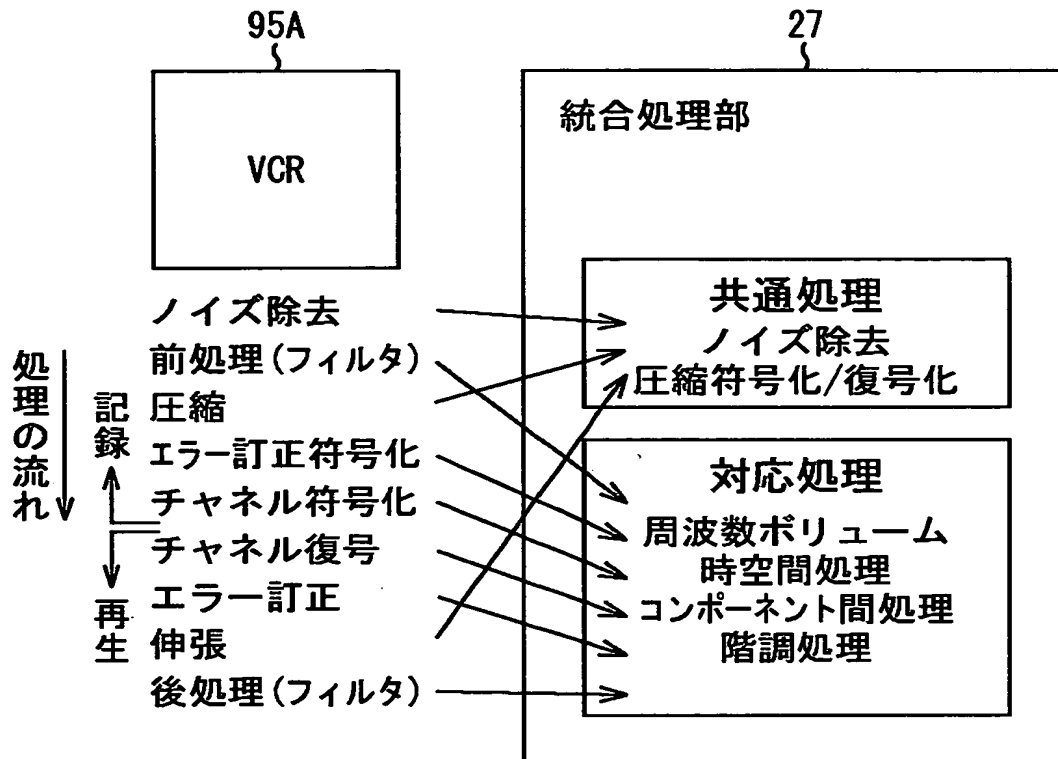


【図 33】

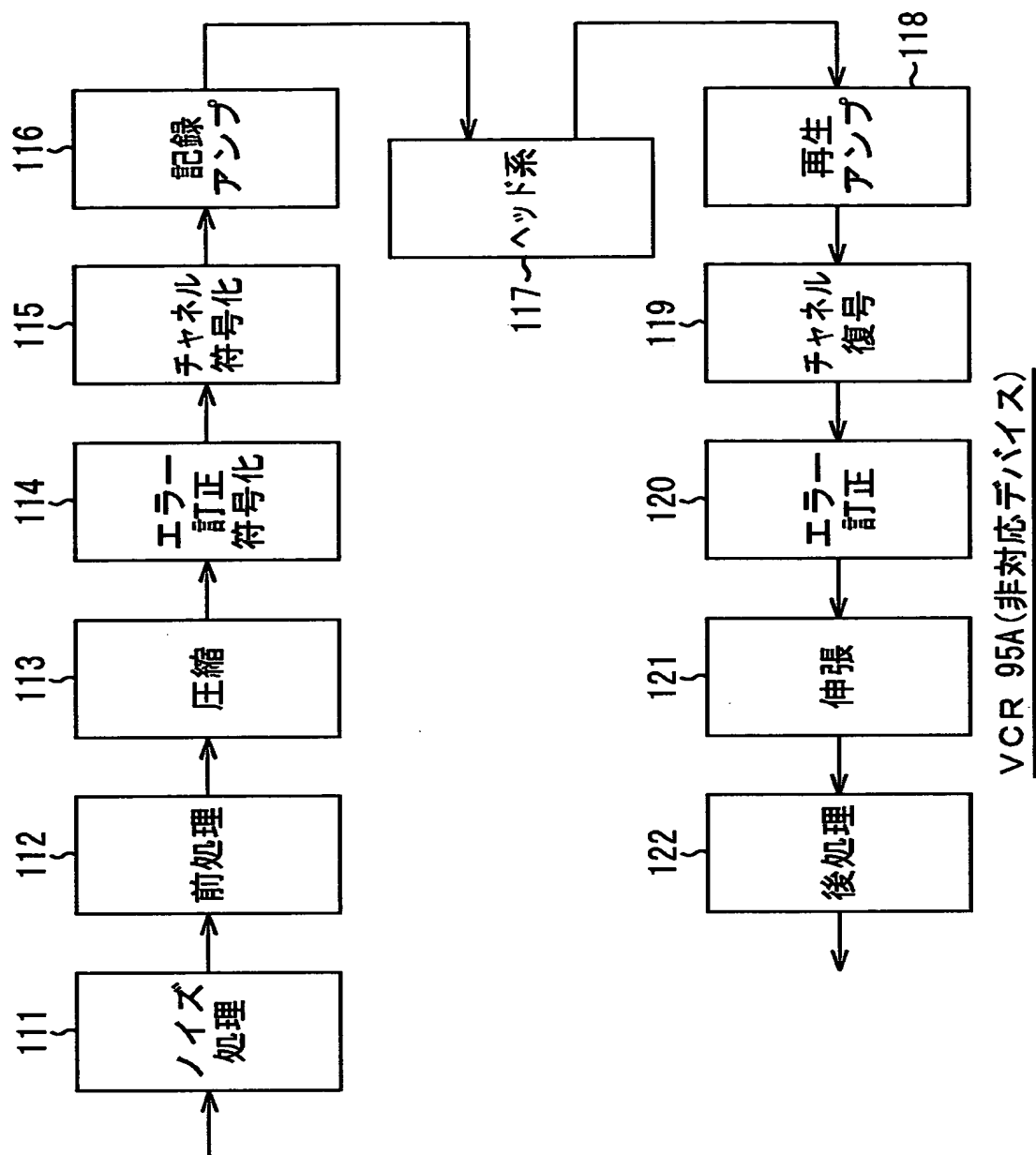




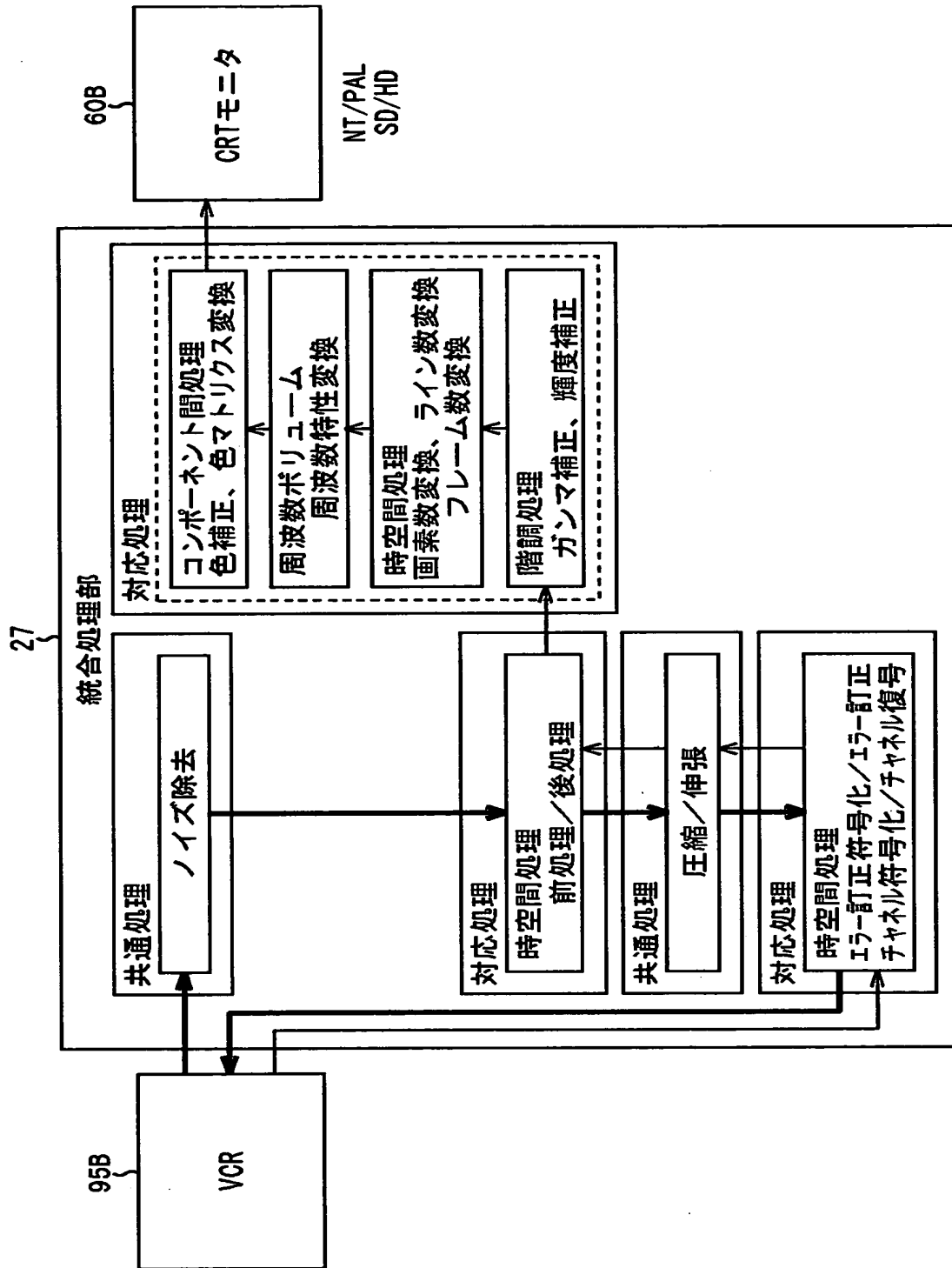
【図 3 4】



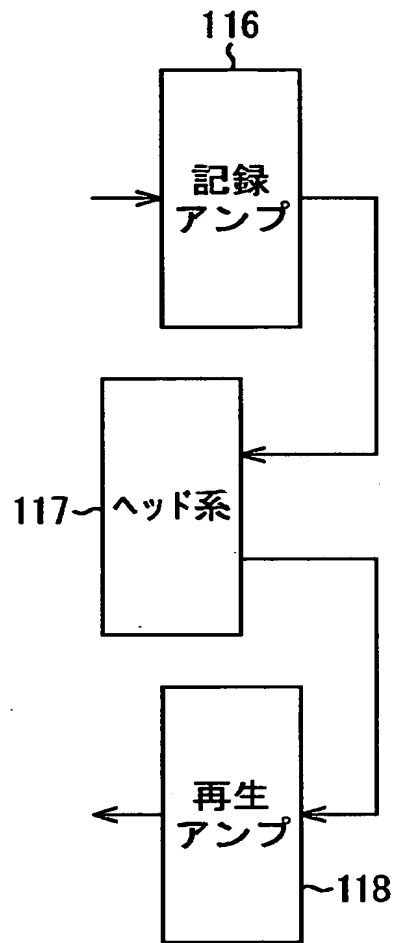
【図 3 5】



【図 3 6】

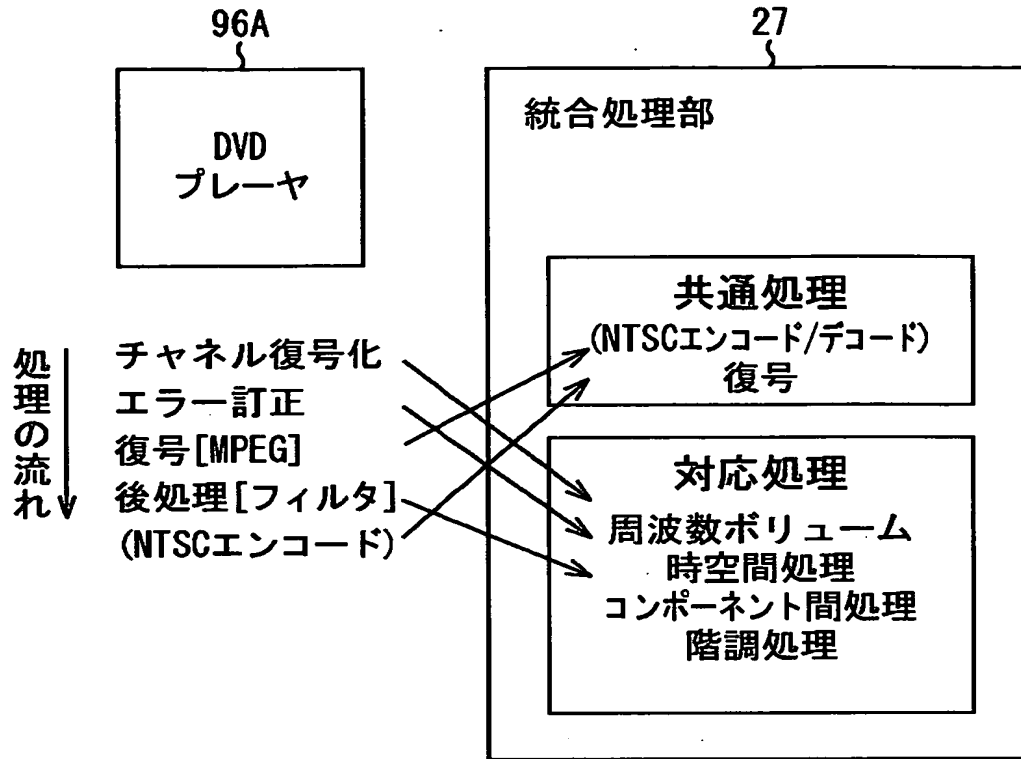


【図 3 7】

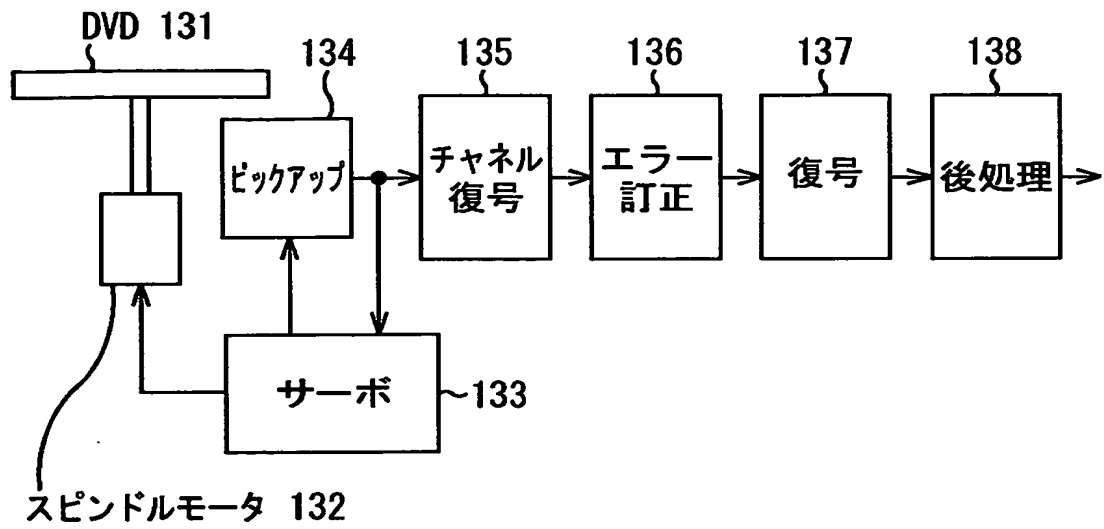


VCR 95B(対応デバイス)

【図 3 8】

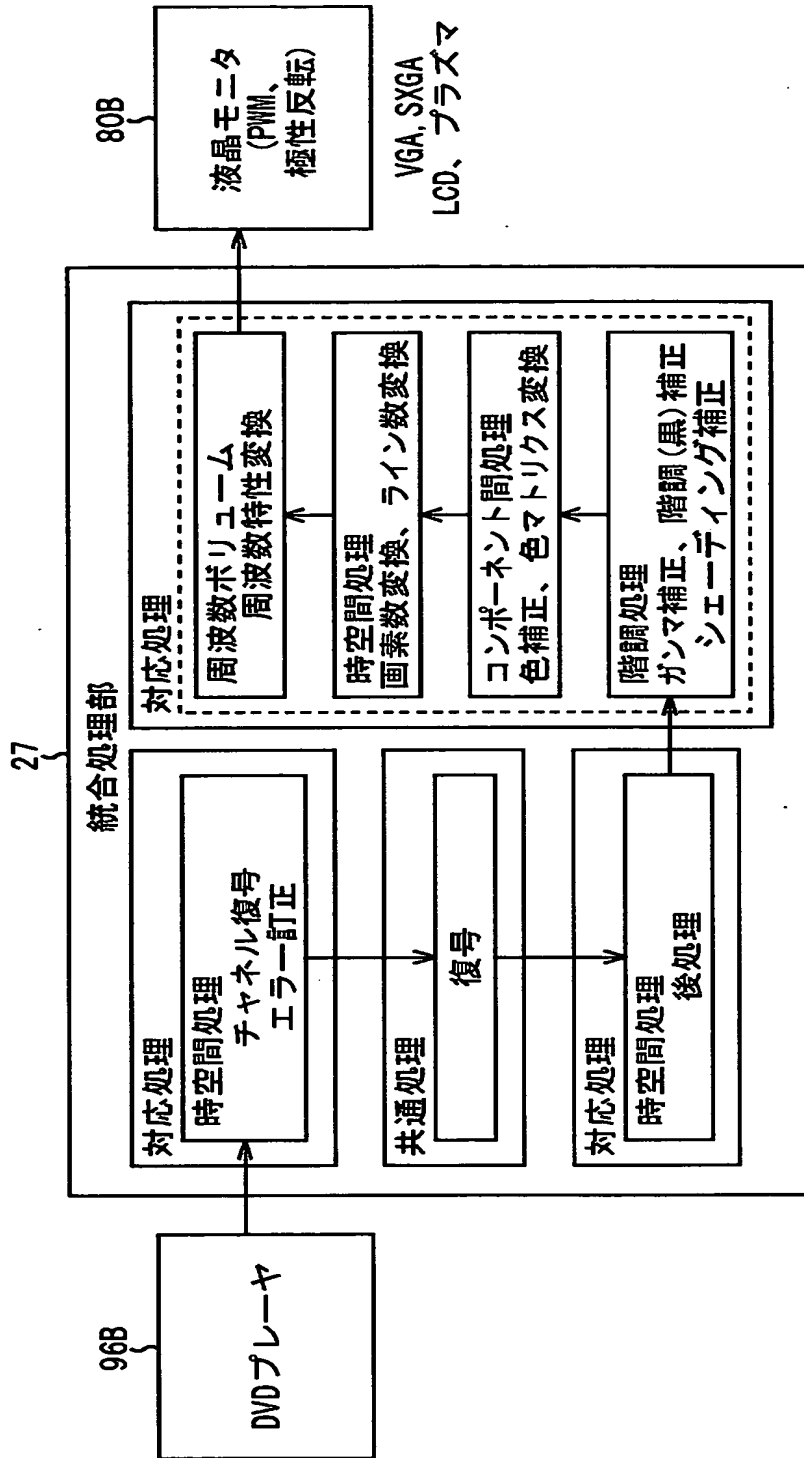


【図 3 9】

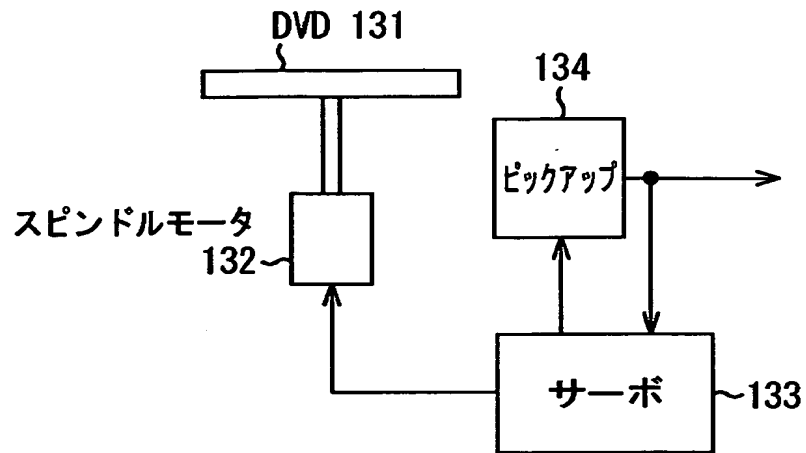


DVDプレーヤ 96A(非対応デバイス)

【図 40】



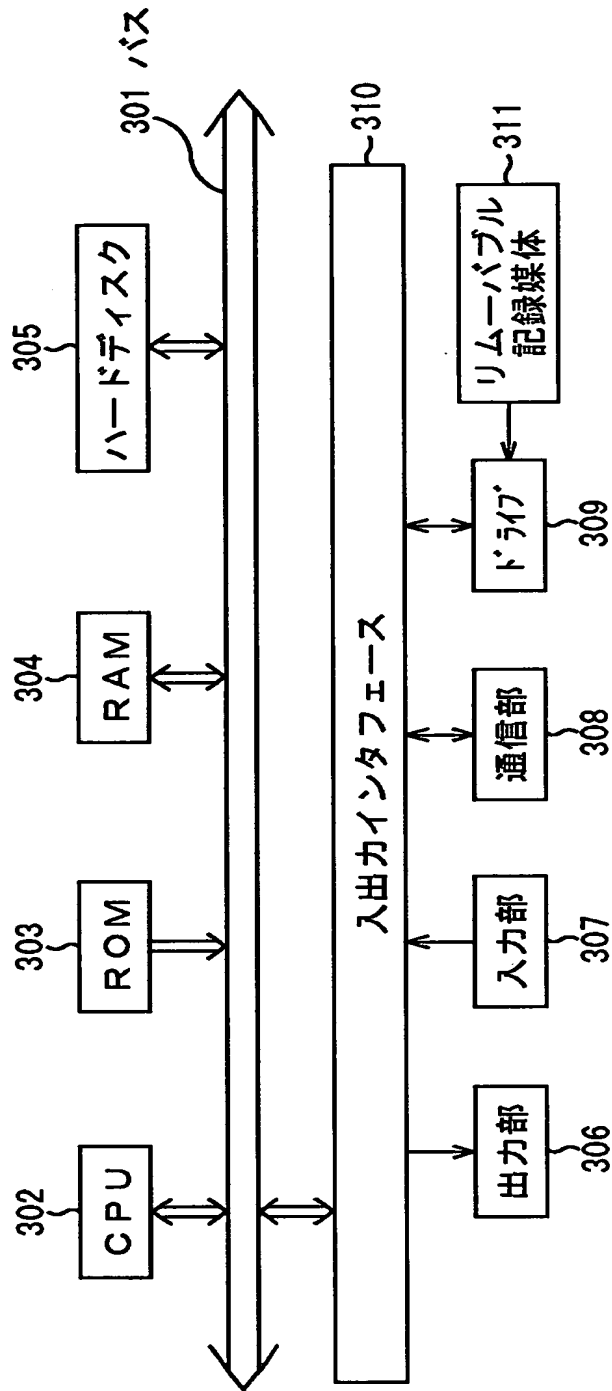
【図 4 1】



DVDプレーヤ 96B (対応デバイス)



【図 4 2】



コンピュータ

【書類名】 要約書

【要約】

【課題】 デバイスごとに適切な処理を行う。

【解決手段】 統合処理ボックス 1 は、入力デバイス 1 1<sub>k</sub> や蓄積デバイス 1 3<sub>n</sub> が出力するデータ、または出力デバイス 1 2<sub>m</sub> や蓄積デバイス 1 3<sub>n</sub> に供給されるデータに対して、ノイズ除去等の共通の処理を施すとともに、入力デバイス 1 1<sub>k</sub> や、出力デバイス 1 1<sub>m</sub>、蓄積デバイス 1 3<sub>n</sub> に対応した処理としての時空間処理や階調処理等を施す。従って、例えば、入力デバイス 1 1<sub>k</sub> が、ビデオカメラである場合、そのビデオカメラは、CCD、CCD 出力をサンプルホールドするサンプルホールド回路、サンプルホールド回路の出力のゲインを調整する AGC 回路、AGC 回路の出力を A/D 変換する A/D 変換回路だけで構成することができる。即ち、ビデオカメラは、CCD の画素の欠陥補正や、 $\gamma$  補正、色マトリクス変換等の信号処理を行うブロックを設けずに構成することができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 2 1 8 5 ]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日  
[変更理由] 新規登録  
住 所 東京都品川区北品川 6 丁目 7 番 3 5 号  
氏 名 ソニー株式会社